



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2021년03월05일

(11) 등록번호 10-2224860

(24) 등록일자 2021년03월02일

(51) 국제특허분류(Int. Cl.)

H03F 3/21 (2006.01) H03F 3/19 (2006.01)

(52) CPC특허분류

H03F 3/211 (2013.01)

H03F 3/19 (2013.01)

(21) 출원번호 10-2019-0031938

(22) 출원일자 2019년03월20일

심사청구일자 2019년03월20일

(65) 공개번호 10-2020-0112061

(43) 공개일자 2020년10월05일

(56) 선행기술조사문헌

US20130249637 A1*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

세종대학교산학협력단

서울특별시 광진구 능동로 209 (군자동, 세종대학교)

부산대학교 산학협력단

부산광역시 금정구 부산대학교로63번길 2 (장전동, 부산대학교)

(72) 발명자

신지선

서울특별시 송파구 올림픽로 435, 311동 2001호 (신천동, 파크리오)

남일구

서울특별시 송파구 올림픽로 435, 311동 2001호 (신천동, 파크리오)

(74) 대리인

두호특허법인

전체 청구항 수 : 총 5 항

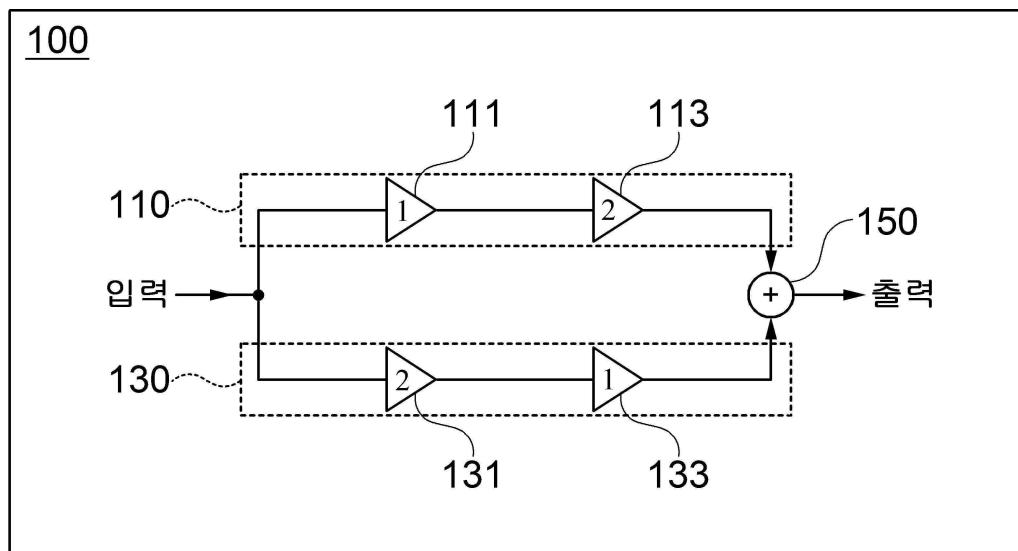
심사관 : 이준건

(54) 발명의 명칭 광대역 저잡음 증폭기

(57) 요약

광대역 저잡음 증폭기가 개시된다. 일 실시예에 따른 광대역 저잡음 증폭기는, 제1 주파수 특성을 갖는 제1 증폭 회로, 및 상기 제1 증폭 회로의 후단에 연결되며, 상기 제1 주파수 특성과 상이한 제2 주파수 특성을 갖는 제2 증폭 회로를 포함하는 제1 증폭부; 상기 제2 주파수 특성을 갖는 제3 증폭 회로, 및 상기 제3 증폭 회로의 후단에 연결되며, 상기 제1 주파수 특성을 갖는 제4 증폭 회로를 포함하는 제2 증폭부; 및 상기 제1 증폭부의 출력 신호 및 상기 제2 증폭부의 출력 신호를 합산하는 합산부를 포함한다.

대표도 - 도1



(52) CPC특허분류

H03F 2200/372 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호	1711075702
부처명	과학기술정보통신부
과제관리(전문)기관명	정보통신기술진흥센터
연구사업명	정보통신기술인력양성(R&D)
연구과제명	지능형 비행로봇 융합기술 연구
기 여 율	1/2
과제수행기관명	세종대학교산학협력단
연구기간	2018.06.01 ~ 2019.02.28

이 발명을 지원한 국가연구개발사업

과제고유번호	1711070434
부처명	과학기술정보통신부
과제관리(전문)기관명	정보통신기술진흥센터
연구사업명	정보통신기술인력양성(R&D)
연구과제명	자가충전형 초소형 전국단위 위치추적 시스템 원천기술 개발
기 여 율	1/2
과제수행기관명	울산과학기술원
연구기간	2017.06.01 ~ 2020.12.31

명세서

청구범위

청구항 1

제1 주파수 특성을 갖는 제1 증폭 회로, 및 상기 제1 증폭 회로의 후단에 연결되며, 상기 제1 주파수 특성과 상이한 제2 주파수 특성을 갖는 제2 증폭 회로를 포함하는 제1 증폭부;

상기 제2 주파수 특성을 갖는 제3 증폭 회로, 및 상기 제3 증폭 회로의 후단에 연결되며, 상기 제1 주파수 특성을 갖는 제4 증폭 회로를 포함하는 제2 증폭부; 및

상기 제1 증폭부의 출력 신호 및 상기 제2 증폭부의 출력 신호를 합산하는 합산부를 포함하는, 광대역 저잡음 증폭기.

청구항 2

청구항 1에 있어서,

상기 제1 증폭부는, 상기 제2 증폭 회로의 후단에 연결되는 제1 혼합 회로를 더 포함하고,

상기 제2 증폭부는, 상기 제4 증폭 회로의 후단에 연결되는 제2 혼합 회로를 더 포함하는, 광대역 저잡음 증폭기.

청구항 3

청구항 2에 있어서,

상기 합산부는, 상기 제1 혼합 회로의 출력 신호 및 상기 제2 혼합 회로의 출력 신호를 합산하는 광대역 저잡음 증폭기.

청구항 4

청구항 1에 있어서,

상기 합산부는, 광대역 증폭 회로를 포함하고, 상기 광대역 증폭 회로에 기초하여 상기 제1 증폭부의 출력 신호 및 상기 제2 증폭부의 출력 신호를 합산하는 광대역 저잡음 증폭기.

청구항 5

복수의 증폭부; 및

상기 복수의 증폭부 각각의 출력 신호를 합산하는 합산부를 포함하며,

상기 복수의 증폭부는 각각, 직렬로 연결되며 서로 다른 주파수 특성을 가진 복수의 증폭 회로를 포함하고,

상기 복수의 증폭부 각각에 포함된 상기 복수의 증폭 회로의 직렬 연결 순서는, 상기 복수의 증폭부 내 타 증폭부와 상이하도록 구성되는, 광대역 저잡음 증폭기.

발명의 설명

기술 분야

[0001] 개시되는 실시예들은 방송 및 무선 통신 시스템 등에 적용될 수 있는 광대역 증폭기의 잡음 특성을 개선하기 위한 기술과 관련된다.

배경 기술

[0002] 주파수 대역을 많이 사용하는 통신 표준에서 광대역 증폭 회로는 필수적으로 사용된다. 특히 광대역 주파수를 사용하는 유무선 통신 시스템의 수신기는 넓은 주파수 대역에서 안정적으로 동작해야 할 필요가 있다. 그러나 넓은 주파수 대역에서 동작할 수 있는 기존의 광대역 증폭 회로는 네거티브 피드백(negative feedback) 구조, 공통 게이트 구조 등을 사용하기 때문에 잡음 특성이 협대역 증폭 회로보다 떨어지는 단점이 있다. 특히 밀리미터파 주파수 대역을 사용하는 광대역 무선 통신 수신기에서 기존의 광대역 증폭 회로를 사용하면 트랜지스터의 동작 주파수 한계에 의한 잡음 특성이 열화될 수 밖에 없다.

[0003] 이에 고주파 대역에서 잡음 특성을 개선할 수 있는 광대역 증폭 회로가 필요하게 되었다.

선행기술문헌

특허문헌

[0004] (특허문헌 0001) 한국등록특허 제10-1038338호 (2011.06.08. 공고)

발명의 내용

해결하려는 과제

[0005] 개시되는 실시예들은 고주파 대역에서 잡음 특성을 개선할 수 있는 광대역 저잡음 증폭기를 제공하기 위한 것이다.

과제의 해결 수단

[0006] 일 실시예에 따른 광대역 저잡음 증폭기는, 제1 주파수 특성을 갖는 제1 증폭 회로, 및 상기 제1 증폭 회로의 후단에 연결되며, 상기 제1 주파수 특성과 상이한 제2 주파수 특성을 갖는 제2 증폭 회로를 포함하는 제1 증폭부; 상기 제2 주파수 특성을 갖는 제3 증폭 회로, 및 상기 제3 증폭 회로의 후단에 연결되며, 상기 제1 주파수 특성을 갖는 제4 증폭 회로를 포함하는 제2 증폭부; 및 상기 제1 증폭부의 출력 신호 및 상기 제2 증폭부의 출력 신호를 합산하는 합산부를 포함한다.

[0007] 상기 제1 증폭부는, 상기 제2 증폭 회로의 후단에 연결되는 제1 혼합 회로를 더 포함하고, 상기 제2 증폭부는, 상기 제4 증폭 회로의 후단에 연결되는 제2 혼합 회로를 더 포함할 수 있다.

[0008] 상기 합산부는, 상기 제1 혼합 회로의 출력 신호 및 상기 제2 혼합 회로의 출력 신호를 합산할 수 있다.

[0009] 상기 합산부는, 광대역 증폭 회로를 포함하고, 상기 광대역 증폭 회로에 기초하여 상기 제1 증폭부의 출력 신호 및 상기 제2 증폭부의 출력 신호를 합산할 수 있다.

[0010] 다른 실시예에 따른 광대역 저잡음 증폭기는, 서로 다른 주파수 대역을 가지며, 직렬로 연결된 복수의 증폭 회로를 포함하는 복수의 증폭부; 및 상기 복수의 증폭부 각각의 출력 신호를 합산하는 합산부를 포함하며, 상기 복수의 증폭부 각각에 포함된 상기 복수의 증폭 회로의 직렬 연결 순서는, 상기 복수의 증폭부 내 타 증폭부와 상이하도록 구성된다.

발명의 효과

[0011] 개시되는 실시예들에 따르면, 서로 다른 주파수 대역을 가지며, 직렬로 연결된 복수의 증폭 회로를 포함하는 복수의 증폭부에 기초하여 신호를 증폭함으로써 고주파 대역에서 잡음 특성을 개선할 수 있다.

도면의 간단한 설명

[0012] 도 1은 일 실시예에 따른 광대역 저잡음 증폭기의 구성도

도 2는 일 실시예에 따른 종래의 광대역 증폭기의 주파수 특성을 예시한 도면

도 3은 일 실시예에 따른 광대역 저잡음 증폭기의 주파수 특성을 예시한 도면

도 4는 추가적 실시예에 따른 광대역 저잡음 증폭기의 구성도

도 5는 일 실시예에 따른 광대역 수신기 프런트 엔드의 구성도

도 6은 다른 실시예에 따른 광대역 저잡음 증폭기의 구성도

도 7은 다른 실시예에 따른 광대역 저잡음 증폭기의 주파수 특성을 예시한 도면

발명을 실시하기 위한 구체적인 내용

- [0013] 이하, 도면을 참조하여 구체적인 실시형태를 설명하기로 한다. 이하의 상세한 설명은 본 명세서에서 기술된 방법, 장치 및/또는 시스템에 대한 포괄적인 이해를 돕기 위해 제공된다. 그러나 이는 예시에 불과하며 이에 제한되지 않는다.
- [0014] 실시예들을 설명함에 있어서, 관련된 공지기술에 대한 구체적인 설명이 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명을 생략하기로 한다. 그리고, 후술되는 용어들은 기능을 고려하여 정의된 용어들로서 이는 사용자, 운용자의 의도 또는 관례 등에 따라 달라질 수 있다. 그러므로 그 정의는 본 명세서 전반에 걸친 내용을 토대로 내려져야 할 것이다. 상세한 설명에서 사용되는 용어는 단지 실시예들을 기술하기 위한 것이며, 결코 제한적이어서는 안 된다. 명확하게 달리 사용되지 않는 한, 단수 형태의 표현은 복수 형태의 의미를 포함한다. 또한, "포함" 또는 "구비"와 같은 표현은 어떤 특성들, 숫자들, 단계들, 동작들, 요소들, 이들의 일부 또는 조합을 가리키기 위한 것이며, 기술된 것 이외에 하나 또는 그 이상의 다른 특성, 숫자, 단계, 동작, 요소, 이들의 일부 또는 조합의 존재 또는 가능성을 배제하도록 해석되어서는 안 된다.
- [0015] 도 1은 일 실시예에 따른 광대역 저잡음 증폭기(100)의 구성도이다. 도시된 바와 같이, 일 실시예에 따른 광대역 저잡음 증폭기(100)는 제1 증폭부(110), 제2 증폭부(130) 및 합산부(150)를 포함한다.
- [0016] 제1 증폭부(110)는 제1 주파수 특성을 갖는 제1 증폭 회로(111), 및 제1 증폭 회로(111)의 후단에 연결되며, 제1 주파수 특성과 상이한 제2 주파수 특성을 갖는 제2 증폭 회로(113)를 포함한다.
- [0017] 일 실시예에서, 제1 증폭 회로(111) 및 제2 증폭 회로(113)는 직렬(캐스케이드(Cascade) 구조)로 연결될 수 있다. 일 실시예에서, 제1 증폭부(110)가 입력 신호를 입력받은 경우, 제1 증폭 회로(111)는 제1 주파수 특성에 기초하여 입력 신호를 증폭할 수 있다. 이후, 제1 증폭 회로(111)의 후단에 연결된 제2 증폭 회로(113)는 제2 주파수 특성에 기초하여 제1 증폭 회로(111)의 출력 신호를 증폭할 수 있다. 이때, 직렬 연결된 제1 증폭 회로(111) 및 제2 증폭 회로(113)에 의해 증폭된 신호는 제1 증폭부(110)의 출력 신호로 결정될 수 있다.
- [0018] 제2 증폭부(130)는 제2 주파수 특성을 갖는 제3 증폭 회로(131), 및 제3 증폭 회로의 후단에 연결되며, 제1 주파수 특성을 갖는 제4 증폭 회로(133)를 포함할 수 있다.
- [0019] 일 실시예에서, 제3 증폭 회로(131) 및 제4 증폭 회로(133) 또한 제1 증폭 회로(111) 및 제2 증폭 회로(113)와 마찬가지로 직렬(캐스케이드(Cascade) 구조)로 연결될 수 있다. 일 실시예에서, 제2 증폭부(130)가 입력 신호를 입력받은 경우, 제3 증폭 회로(131)는 제2 주파수 특성에 기초하여 입력 신호를 증폭할 수 있다. 이후, 제3 증폭 회로(131)의 후단에 연결된 제4 증폭 회로(133)는 제1 주파수 특성에 기초하여 제3 증폭 회로(131)의 출력 신호를 증폭할 수 있다. 이때, 직렬 연결된 제3 증폭 회로(131) 및 제4 증폭 회로(133)에 의해 증폭된 신호는 제2 증폭부(130)의 출력 신호로 결정될 수 있다. 다시 말해, 제2 증폭부(130)는 제1 증폭부(110)와 동일한 주파수 특성을 갖는 증폭 회로로 구성되며, 그 연결 순서는 제1 증폭부(110)와 반대로 구성될 수 있다.
- [0020] 제1 증폭부(110) 및 제2 증폭부(130)는 병렬로 연결된다. 즉, 제1 증폭부(110) 및 제2 증폭부(130)가 입력받은 입력 신호의 주파수 특성은 동일할 수 있다.
- [0021] 일 실시예에서, 제1 증폭 회로(111), 제2 증폭 회로(113), 제3 증폭 회로(131) 및 제4 증폭 회로(133)는 각각 협대역 증폭기로 구성될 수 있다. 제1 증폭 회로(111), 제2 증폭 회로(113), 제3 증폭 회로(131) 및 제4 증폭 회로(133)는 각각 가지고 있는 주파수 특성에 기초하여 신호를 증폭할 수 있다. 예를 들어, 제1 증폭 회로(111) 및 제4 증폭 회로(113)는 제1 주파수 특성에 기초하여 입력받은 신호의 제1 주파수 대역에 대한 증폭을 수행할 수 있다. 또한, 제2 증폭 회로(113) 및 제3 증폭 회로(131)는 제2 주파수 특성에 기초하여 입력받은 신호의 제2 주파수 대역에 대한 증폭을 수행할 수 있다.
- [0022] 합산부(150)는 제1 증폭부(110)의 출력 신호 및 제2 증폭부(130)의 출력 신호를 합산한다. 예를 들어, 합산부

(150)는 병렬로 연결된 제1 증폭부(110) 및 제2 증폭부(130) 각각의 출력 신호를 합산하여 출력할 수 있다.

[0023] 이때, 합산부(150)는 변압기(Transformer), 전력 합성기(Power Combiner) 등과 같은 수동 소자 또는 광대역 증폭기, 소스 폴로어(Source Follower) 등과 같은 능동 소자로 구성될 수 있다.

[0024] 도 2는 일 실시예에 따른 종래의 광대역 증폭기의 주파수 특성을 예시한 도면이다. 도 2에 도시된 바와 같이, 종래의 광대역 증폭기는 $f_1 \sim f_2$ 주파수 대역에서 신호를 증폭할 수 있다. 종래의 광대역 증폭기는 넓은 주파수 대역에서 신호를 증폭할 수 있으나, 상술한 바와 같이 잡음 특성이 나쁘다는 문제점이 있다.

[0025] 도 3은 일 실시예에 따른 광대역 저잡음 증폭기(100)의 주파수 특성을 예시한 도면이다. 이때, 도 3에 도시된 주파수 특성은 예를 들어, 도 1에 도시된 광대역 저잡음 증폭기(100)의 주파수 특성을 예시한 것일 수 있다. 도 3에 도시된 바와 같이, 제1 주파수 특성(310)을 가지는 제1 증폭 회로(111) 및 제4 증폭 회로(133)는 $f_1 \sim f_A$ 주파수 대역에서 신호를 증폭하고, 제2 주파수 특성(330)을 가지는 제2 증폭 회로(113) 및 제3 증폭 회로(131)는 $f_B \sim f_2$ 주파수 대역에서 신호를 증폭할 수 있다. 즉, 일 실시예에 따른 광대역 저잡음 증폭기(100)에서 각각의 증폭 회로들은 종래의 광대역 증폭기보다는 좁은 증폭 대역을 가지며, 각각의 증폭 회로들의 출력을 결합함으로써 광대역 증폭기로 기능할 수 있게 된다.

[0026] 제1 증폭부(110)는 직렬로 연결된 제1 증폭 회로(111) 및 제2 증폭 회로(113)를 포함하므로, 제1 증폭부(110)의 주파수 특성은 제1 증폭 회로(111)의 제1 주파수 특성(310)과 제2 증폭 회로(113)의 제2 주파수 특성(320)이 결합된 형태일 수 있다. 이때, 제1 증폭부(110)는 직렬로 연결된 제1 증폭 회로(111) 및 제2 증폭 회로(113)에 기초하여 $f_1 \sim f_2$ 주파수 대역에서 신호를 증폭할 수 있다.

[0027] 제2 증폭부(130)는 직렬로 연결된 제3 증폭 회로(131) 및 제4 증폭 회로(133)를 포함하므로, 제2 증폭부(130)의 주파수 특성은 제3 증폭 회로(131)의 제2 주파수 특성(320)과 제4 증폭 회로(133)의 제1 주파수 특성(310)이 결합된 형태일 수 있다. 이때, 제2 증폭부(130)는 직렬로 연결된 제3 증폭 회로(131) 및 제4 증폭 회로(133)에 기초하여 $f_1 \sim f_2$ 주파수 대역에서 신호를 증폭할 수 있다.

[0028] 따라서, 일 실시예에 따른 광대역 저잡음 증폭기(100)는 직렬로 연결된 증폭 회로를 포함하는 제1 증폭부(110) 및 제2 증폭부(130)에 기초하여 넓은 주파수 대역에서 입력 신호를 증폭할 수 있다.

[0029] 또한, 제1 증폭부(110)는 제1 증폭 회로(111) 및 제2 증폭 회로(113)의 연결 순서에 기초하여 $f_1 \sim f_A$ 주파수 대역에서 입력 신호를 증폭한 후 $f_B \sim f_2$ 주파수 대역에서 입력 신호를 증폭할 수 있다. 이와 달리 제2 증폭부(130)는 제3 증폭 회로(131) 및 제4 증폭 회로(133)의 연결 순서에 기초하여 $f_B \sim f_2$ 주파수 대역에서 입력 신호를 증폭한 후 $f_1 \sim f_A$ 주파수 대역에서 입력 신호를 증폭할 수 있다. 즉, 제1 증폭부(110) 및 제2 증폭부(130)는 각각 전단에서 입력 신호를 증폭하는 주파수 대역이 서로 상이하게 구성된다.

[0030] 구체적으로, 제1 증폭부(110)의 경우, 전단에 위치한 제1 증폭 회로(111)의 증폭 대역($f_1 \sim f_A$)에서의 잡음 특성은 저 잡음 특성을 가지나, 후단에 위치한 제2 증폭 회로(113)의 증폭 대역($f_B \sim f_2$)의 경우 제1 증폭 회로(111)에서 제대로 증폭이 되지 않기 때문에 상대적으로 잡음 특성이 저하된다. 반대로, 제2 증폭부(130)의 경우, 전단에 위치한 제3 증폭 회로(131)의 증폭 대역($f_B \sim f_2$)에서의 잡음 특성은 저 잡음 특성을 가지나, 후단에 위치한 제4 증폭 회로(133)의 증폭 대역($f_1 \sim f_A$)의 경우 제3 증폭 회로(131)에서 제대로 증폭이 되지 않기 때문에 상대적으로 잡음 특성이 저하된다.

[0031] 즉, 본 발명의 일 실시예에 따른 광대역 저잡음 증폭기(100)는 각 증폭부 별로 증폭 회로의 연결 순서를 상이하게 구성하고, 병렬로 연결된 제1 증폭부(110) 및 제2 증폭부(130)의 출력 신호를 합산함으로써 광대역 증폭 회

로의 잡음 특성을 개선할 수 있다.

- [0032] 도 4는 추가적 실시예에 따른 광대역 저잡음 증폭기(400)의 구성도이다. 도시된 바와 같이 일 실시예에서, 제1 증폭부(110)는 제2 증폭 회로(113)의 후단에 연결되는 제1 혼합 회로(410)를 더 포함할 수 있다. 또한, 제2 증폭부(130)는 제4 증폭 회로(133)의 후단에 연결되는 제2 혼합 회로(430)를 더 포함할 수 있다.
- [0033] 이때, 제1 혼합 회로(410)는 제2 증폭 회로(113)의 출력 신호를 고주파에서 저주파로 변환할 수 있다. 또한, 제2 혼합 회로(430)는 제4 증폭 회로(133)의 출력 신호를 고주파에서 저주파로 변환할 수 있다.
- [0034] 일 실시예에서, 합산부(150)는 제1 혼합 회로(410)의 출력 신호 및 제2 혼합 회로(430)의 출력 신호를 합산할 수 있다. 예를 들어, 합산부(150)는 제1 혼합 회로(410) 및 제2 혼합 회로(430)에 의해 낮아진 저주파로 변환된 제1 증폭부(110) 및 제2 증폭부(130) 각각의 출력 신호를 합산하여 출력할 수 있다.
- [0035] 따라서, 제1 혼합 회로(410) 및 제2 혼합 회로(430)는 제1 증폭부(110) 및 제2 증폭부(130)의 출력 신호를 저주파로 변환함으로써, 합산부(150)에서 제1 증폭부(110)의 출력 신호 및 제2 증폭부(130)의 출력 신호를 쉽게 합산할 수 있다.
- [0036] 도 5는 일 실시예에 따른 광대역 수신기 프런트 엔드(Front-end)(500)의 구성도이다. 도시된 바와 같이, 일 실시예에 따른 광대역 수신기 프런트 엔드(500)는 안테나(510), 광대역 통과 필터(530), 광대역 저잡음 증폭기(100) 및 광대역 증폭 회로(550)를 포함한다.
- [0037] 광대역 수신기 프런트 엔드(500)는 안테나(510)를 이용하여 신호를 수신하고, 광대역 통과 필터(530)를 이용하여 안테나(510)에 의해 수신된 신호 중 특정 주파수에 존재하는 신호를 통과시킬 수 있다. 이후, 광대역 수신기 프런트 엔드(500)는 광대역 저잡음 증폭기(100) 및 광대역 증폭 회로(550)를 이용하여 광대역 통과 필터(530)를 통과한 신호를 증폭할 수 있다.
- [0038] 상술한 바와 같이, 광대역 수신기 프런트 엔드(500)는 안테나(510)를 통해 수신한 신호를 잡음 특성이 개선된 광대역 저잡음 증폭기(100)를 통해 증폭시킴으로써, 넓은 주파수 대역에서 안정적으로 동작할 수 있다.
- [0039] 한편, 광대역 수신기 프런트 엔드(500)는 도 1에 도시된 광대역 저잡음 증폭기를 일 구성으로 포함하는 것으로 한정하였으나, 반드시 이에 한정되는 것은 아니고, 도 1에 도시된 광대역 저잡음 증폭기(100) 대신에 상술한 도 4의 광대역 저잡음 증폭기(400) 또는 후술할 도 6의 광대역 저잡음 증폭기(600)를 일 구성으로 포함할 수 있다.
- [0040] 도 6은 다른 실시예에 따른 광대역 저잡음 증폭기(600)의 구성도이다. 도시된 바와 같이, 다른 실시예에 따른 광대역 저잡음 증폭기(600)는 복수의 증폭부(610, 630, 650) 및 합산부(150)를 포함한다.
- [0041] 복수의 증폭부(610, 630, 650)는 서로 다른 주파수 대역을 가지며, 직렬(캐스케이드(Cascade) 구조)로 연결된 복수의 증폭 회로를 포함한다. 또한, 복수의 증폭부(610, 630, 650) 각각에 포함된 복수의 증폭 회로의 직렬 연결 순서는, 복수의 증폭부(610, 630, 650) 내 타 증폭부와 상이하도록 구성된다. 이때, 복수의 증폭 회로는 각각 협대역 증폭기로 구현될 수 있다.
- [0042] 일 실시예에서, 복수의 증폭부(610, 630, 650)는 제1 증폭부(610), 제2 증폭부(630) 및 제3 증폭부(650)를 포함할 수 있다. 제1 증폭부(610)는 직렬로 연결된 제1 증폭 회로(611), 제2 증폭 회로(613) 및 제3 증폭 회로(615)를 포함할 수 있다. 또한, 제2 증폭부(630)는 직렬로 연결된 제4 증폭 회로(631), 제5 증폭 회로(633) 및 제6 증폭 회로(635)를 포함할 수 있다. 또한, 제3 증폭부(650)는 직렬로 연결된 제7 증폭 회로(651), 제8 증폭 회로(653) 및 제9 증폭 회로(655)를 포함할 수 있다.
- [0043] 일 실시예에서, 제1 증폭부(610), 제2 증폭부(630) 및 제3 증폭부(650)에 포함된 복수의 증폭 회로의 직렬 연결 순서는 서로 상이하도록 구성될 수 있다. 예를 들어, 제1 증폭부(610)는 제1 주파수 특성을 가지는 제1 증폭 회로(611), 제1 증폭 회로(611)의 후단에 연결되며, 제2 주파수 특성을 가지는 제2 증폭 회로(613), 및 제2 증폭 회로(613)의 후단에 연결되며, 제3 주파수 특성을 가지는 제3 증폭 회로(615)를 포함할 수 있다. 또한, 제2 증폭부(630)는 제2 주파수 특성을 가지는 제4 증폭 회로(631), 제4 증폭 회로(631)의 후단에 연결되며, 제3 주파수 특성을 가지는 제5 증폭 회로(633), 및 제5 증폭 회로(633)의 후단에 연결되며, 제1 주파수 특성을 가지는 제6 증폭 회로(635)를 포함할 수 있다. 또한, 제3 증폭부(650)는 제3 주파수 특성을 가지는 제7 증폭 회로(651), 제7 증폭 회로(651)의 후단에 연결되며, 제1 주파수 특성을 가지는 제8 증폭 회로(653), 및 제8 증폭 회로(653)의 후단에 연결되며, 제2 주파수 특성을 가지는 제9 증폭 회로(655)를 포함할 수 있다. 다시 말해, 복수의 증폭부(610, 630, 650)는 각각 복수의 증폭부(610, 630, 650) 내 타 증폭부와 동일한 주파수 특성을 갖는 복수의 증폭 회로로 구성되며, 그 연결 순서는 복수의 증폭부(610, 630, 650) 내 타 증폭부와 상이하도록 구성될

수 있다.

- [0044] 복수의 증폭부(610, 630, 650)는 병렬로 연결된다. 즉, 제1 증폭부(610), 제2 증폭부(630) 및 제3 증폭부(650)가 입력받는 입력 신호의 주파수 특성은 동일할 수 있다. 이때, 복수의 증폭부(610, 630, 650)는 복수의 증폭 회로에 기초하여 입력 신호를 증폭할 수 있다. 예를 들어, 복수의 증폭부(610, 630, 650)에 포함된 복수의 증폭 회로는 각각 전단에 연결된 증폭 회로의 출력 신호를 입력받아 증폭할 수 있다. 구체적인 예에서, 제1 증폭부(610)가 입력 신호를 입력받은 경우, 제1 증폭 회로(611)는 입력 신호를 증폭할 수 있다. 이후, 제2 증폭 회로(613)는 제1 증폭 회로(611)의 출력 신호를 입력 받아 증폭할 수 있다. 이후, 제3 증폭 회로(615)는 제2 증폭 회로(613)의 출력 신호를 입력 받아 증폭할 수 있다. 또한, 제2 증폭부(630) 및 제3 증폭부(650)는 각각 복수의 증폭 회로의 연결 순서에 기초하여 상술한 제1 증폭부(610)의 입력 신호 증폭 방식과 동일하게 입력 신호를 증폭할 수 있다.
- [0045] 합산부(150)는 복수의 증폭부(610, 630, 650) 각각의 출력 신호를 합산한다. 예를 들어, 합산부(150)는 병렬로 연결된 제1 증폭부(610), 제2 증폭부(630) 및 제3 증폭부(650) 각각의 출력 신호를 합산하여 출력할 수 있다.
- [0046] 일 실시예에서, 복수의 증폭부(610, 630, 650)는 각각 혼합 회로를 포함할 수 있다. 이때, 합산부(150)는 복수의 증폭부(610, 630, 650)에 포함된 각 혼합 회로의 출력 신호를 합산할 수 있다. 또한, 일 실시예에서, 합산부(150)는 광대역 증폭 회로를 포함할 수 있다. 이때, 합산부(150)는 광대역 증폭 회로에 기초하여 복수의 증폭부(610, 630, 650)의 출력 신호를 합산할 수 있다.
- [0047] 한편, 도 6에 도시된 예에서 복수의 증폭부(610, 630, 650)는 제1 증폭부(610), 제2 증폭부(630) 및 제3 증폭부(650)를 포함하는 것으로 예시하였으나, 반드시 이에 한정되는 것은 아니고, 복수의 증폭부의 수는 다양하게 설정될 수 있다. 또한, 도 6에 도시된 예와 달리 복수의 증폭부에 포함된 복수의 증폭 회로의 수는 복수의 증폭부의 수에 기초하여 다양하게 설정될 수 있고, 복수의 증폭 회로의 직렬 연결 순서 또한 복수의 증폭 회로의 수에 기초하여 다양하게 설정될 수 있다.
- [0048] 도 7은 다른 실시예에 따른 광대역 저잡음 증폭기(600)의 주파수 특성을 예시한 도면이다. 이때, 도 7에 도시된 주파수 특성은 예를 들어, 도 6에 도시된 광대역 저잡음 증폭기(600)의 주파수 특성을 예시한 것일 수 있다.
- [0049] 도 7을 참조하면, 제1 주파수 특성(710)을 가지는 제1 증폭 회로(611), 제6 증폭 회로(635) 및 제8 증폭 회로(653)는 $f_1 \sim f_A$ 주파수 대역에서 신호를 증폭하고, 제2 주파수 특성(720)을 가지는 제2 증폭 회로(613), 제4 증폭 회로(631) 및 제9 증폭 회로(655)는 $f_B \sim f_C$ 주파수 대역에서 신호를 증폭하고, 제3 주파수 특성(730)을 가지는 제3 증폭 회로(615), 제5 증폭 회로(633) 및 제7 증폭 회로(651)는 $f_D \sim f_2$ 주파수 대역에서 신호를 증폭할 수 있다. 즉, 다른 실시예에 따른 광대역 저잡음 증폭기(600)에서 각각의 증폭 회로들은 종래의 광대역 증폭기 보다는 좁은 증폭 대역을 가지며, 각각의 증폭 회로들의 출력을 결합함으로써 광대역 증폭기로 기능할 수 있게 된다.
- [0050] 제1 증폭부(610)의 주파수 특성은 제1 증폭 회로(611)의 제1 주파수 특성(710), 제2 증폭 회로(613)의 제2 주파수 특성(720) 및 제3 증폭 회로(615)의 제3 주파수 특성(730)이 결합된 형태일 수 있다. 이때, 제1 증폭부(610)는 직렬로 연결된 제1 증폭 회로(611), 제2 증폭 회로(613) 및 제3 증폭 회로(615)에 기초하여 $f_1 \sim f_2$ 사이의 주파수 대역에서 신호를 증폭할 수 있다.
- [0051] 제2 증폭부(730)의 주파수 특성은 제4 증폭 회로(631)의 제2 주파수 특성(720), 제5 증폭 회로(633)의 제3 주파수 특성(730) 및 제6 증폭 회로(635)의 제1 주파수 특성(710)이 결합된 형태일 수 있다. 이때, 제2 증폭부(630)는 직렬로 연결된 제4 증폭 회로(631), 제5 증폭 회로(633) 및 제6 증폭 회로(635)에 기초하여 $f_1 \sim f_2$ 사이의 주파수 대역에서 신호를 증폭할 수 있다.
- [0052] 제3 증폭부(650)의 주파수 특성은 제7 증폭 회로(651)의 제3 주파수 특성(730), 제8 증폭 회로(653)의 제1 주파수 특성(710) 및 제9 증폭 회로(655)의 제2 주파수 특성(720)이 결합된 형태일 수 있다. 이때, 제3 증폭부(650)는 직렬로 연결된 제7 증폭 회로(651), 제8 증폭 회로(653) 및 제9 증폭 회로(655)에 기초하여 $f_1 \sim f_2$ 사이의

주파수 대역에서 신호를 증폭할 수 있다.

[0053] 따라서, 다른 실시예에 따른 광대역 저잡음 증폭기(600)는 직렬로 연결된 증폭 회로를 포함하는 제1 증폭부(610), 제2 증폭부(630) 및 제3 증폭부에 기초하여 넓은 주파수 대역에서 입력 신호를 증폭할 수 있다.

[0054] 또한, 제1 증폭부(610)는 제1 증폭 회로(611), 제2 증폭 회로(613) 및 제3 증폭 회로(615)의 연결 순서에 기초하여 $f_1 \sim f_A$ 주파수 대역에서 입력 신호를 증폭한 후 $f_B \sim f_C$ 및 $f_D \sim f_2$ 주파수 대역에서 입력 신호를 증폭할 수 있다.

[0055] 제2 증폭부(630)는 제4 증폭 회로(631), 제5 증폭 회로(633) 및 제6 증폭 회로(635)의 연결 순서에 기초하여 $f_B \sim f_C$ 주파수 대역에서 입력 신호를 증폭한 후 $f_D \sim f_2$ 및 $f_1 \sim f_A$ 주파수 대역에서 입력 신호를 증폭할 수 있다.

[0056] 제2 증폭부(650)는 제7 증폭 회로(651), 제8 증폭 회로(653) 및 제9 증폭 회로(655)의 연결 순서에 기초하여 $f_D \sim f_2$ 주파수 대역에서 입력 신호를 증폭한 후 $f_1 \sim f_A$ 및 $f_B \sim f_C$ 주파수 대역에서 입력 신호를 증폭할 수 있다.

[0057] 즉, 제1 증폭부(610), 제2 증폭부(630) 및 제3 증폭부(650)는 각각 전단에서 입력 신호를 증폭하는 주파수 대역이 서로 상이하게 구성된다.

[0058] 구체적으로, 제1 증폭부(610)의 경우, 전단에 위치한 제1 증폭 회로(611)의 증폭 대역($f_1 \sim f_A$)에서의 잡음 특성은 저 잡음 특성을 가지나, 후단에 위치한 제2 증폭 회로(613)의 증폭 대역($f_B \sim f_C$) 및 제3 증폭 회로(615)의 증폭 대역($f_D \sim f_2$)의 경우 제1 증폭 회로(611)에서 제대로 증폭이 되지 않기 때문에 상대적으로 잡음 특성이 저하된다. 반대로, 제2 증폭부(630)의 경우, 전단에 위치한 제4 증폭 회로(631)의 증폭 대역($f_B \sim f_C$)에서의 잡음 특성은 저 잡음 특성을 가지나, 후단에 위치한 제5 증폭 회로(633)의 증폭 대역($f_D \sim f_2$) 및 제6 증폭 회로(635)의 증폭 대역($f_1 \sim f_A$)의 경우 제4 증폭 회로(631)에서 제대로 증폭이 되지 않기 때문에 상대적으로 잡음 특성이 저하된다. 반대로, 제3 증폭부(650)의 경우, 전단에 위치한 제7 증폭 회로(651)의 증폭 대역($f_D \sim f_2$)에서의 잡음 특성은 저 잡음 특성을 가지나, 후단에 위치한 제8 증폭 회로(653)의 증폭 대역($f_1 \sim f_A$) 및 제9 증폭 회로(655)의 증폭 대역($f_B \sim f_C$)의 경우 제7 증폭 회로(651)에서 제대로 증폭이 되지 않기 때문에 상대적으로 잡음 특성이 저하된다.

[0059] 즉, 본 발명의 다른 실시예에 따른 광대역 저잡음 증폭기(600)는 각 증폭부 별로 증폭 회로의 연결 순서를 상이하게 구성하고, 병렬로 연결된 제1 증폭부(610), 제2 증폭부(630) 및 제3 증폭부(650)의 출력 신호를 합산함으로써 광대역 증폭 회로의 잡음 특성을 개선할 수 있다.

[0060] 이상에서는 실시예들을 중심으로 기술적 특징들을 설명하였다. 하지만, 개시된 실시예들은 한정적인 관점이 아니라 설명적인 관점에서 고려되어야 하고, 권리 범위는 전술한 설명이 아니라 특허청구범위에 나타나 있으며, 그와 동등한 범위 내에 있는 모든 차이점은 권리범위에 포함된 것으로 해석되어야 할 것이다.

부호의 설명

[0061] 100, 400, 600: 광대역 저잡음 증폭기

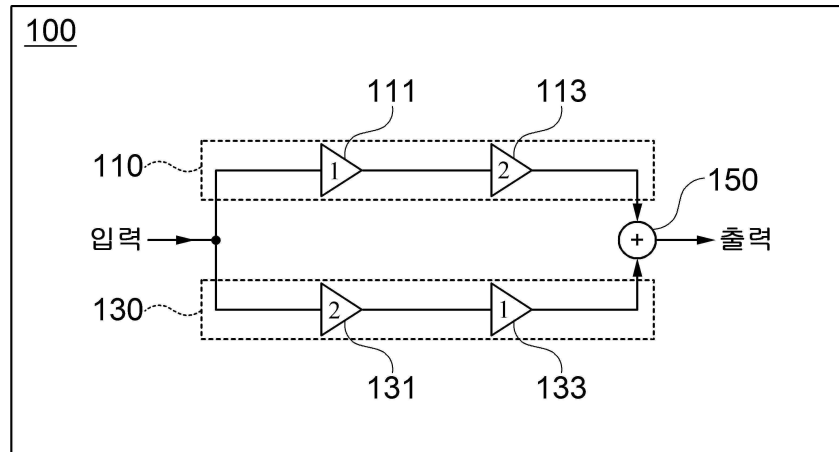
110, 610: 제1 증폭부

130, 630: 제2 증폭부

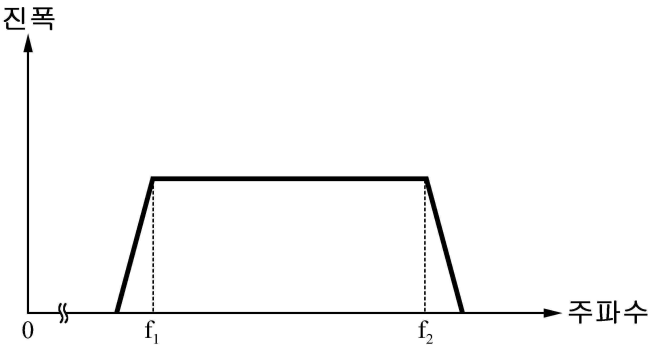
650: 제3 증폭부
 111, 611: 제1 증폭 회로
 113, 613: 제2 증폭 회로
 131, 615: 제3 증폭 회로
 135, 631: 제4 증폭 회로
 633: 제5 증폭 회로
 635: 제6 증폭 회로
 651: 제7 증폭 회로
 653: 제8 증폭 회로
 655: 제9 증폭 회로
 150: 합산부
 410: 제1 혼합 회로
 430: 제2 혼합 회로
 500: 광대역 수신기 프런트 엔드
 510: 안테나
 530: 광대역 통과 필터
 550: 광대역 증폭 회로

도면

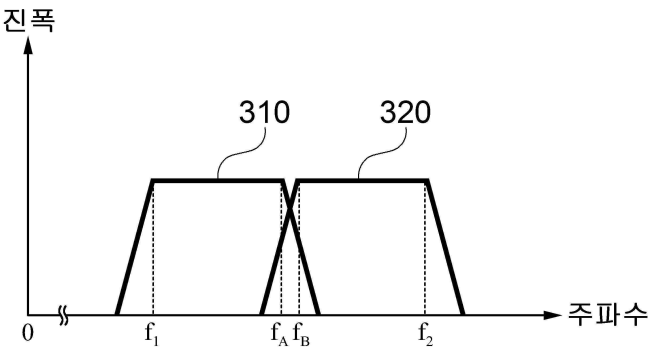
도면1



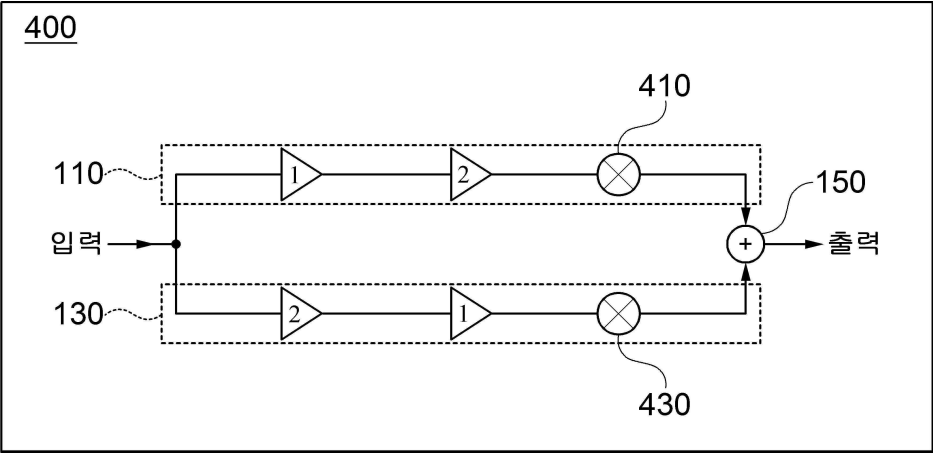
도면2



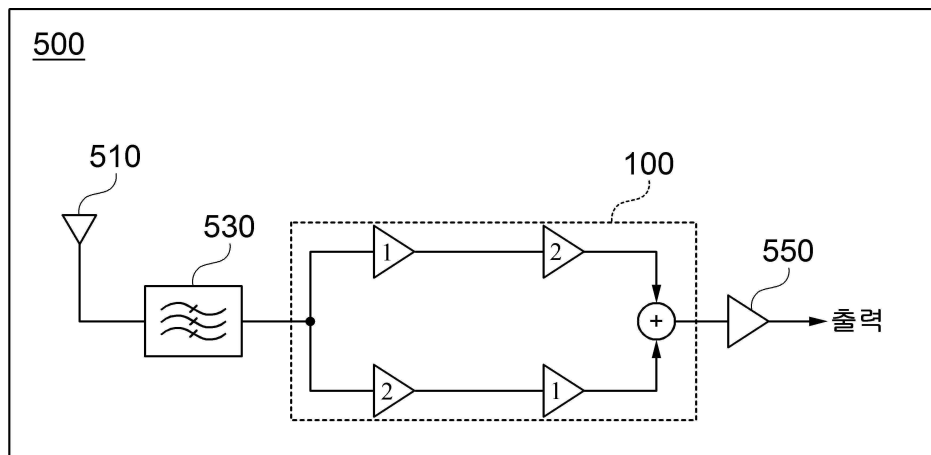
도면3



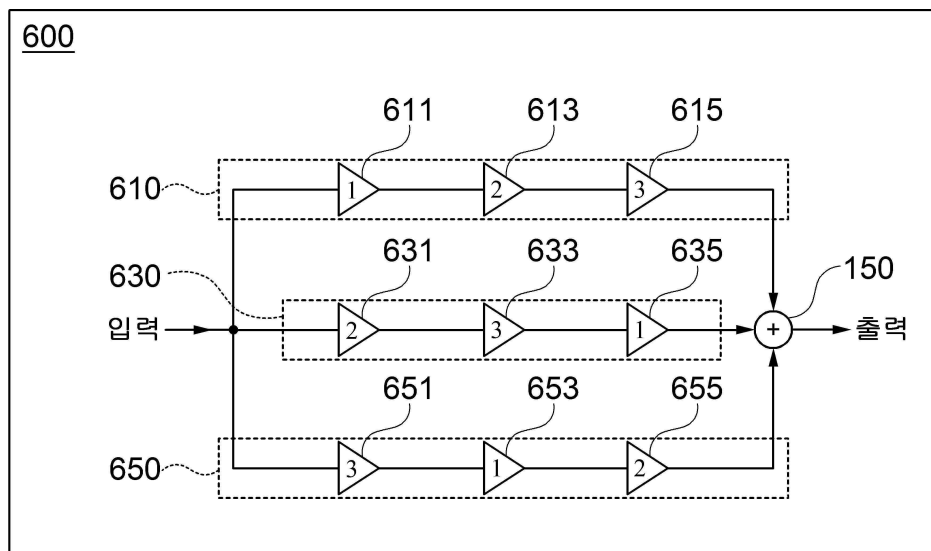
도면4



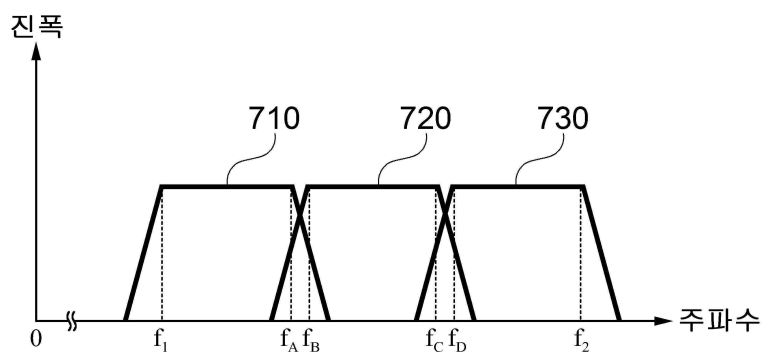
도면5



도면6



도면7



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항 3

【변경전】

청구항 2에 있어서,

상기 합산부는, 상기 제1 혼합 회로의 출력 신호 및 상기 제2 혼합 회로의 출력 신호를 합산하는 광대역 저잡음 증폭기.

【변경후】

청구항 2에 있어서,

상기 합산부는, 상기 제1 혼합 회로의 출력 신호 및 상기 제2 혼합 회로의 출력 신호를 합산하는 광대역 저잡음 증폭기.