



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2017년12월08일
 (11) 등록번호 10-1807172
 (24) 등록일자 2017년12월04일

(51) 국제특허분류(Int. Cl.)
 G06T 15/06 (2011.01) G06T 1/60 (2006.01)
 G06T 17/00 (2006.01) G06T 17/10 (2006.01)
 (52) CPC특허분류
 G06T 15/06 (2013.01)
 G06T 1/60 (2013.01)
 (21) 출원번호 10-2016-0181363
 (22) 출원일자 2016년12월28일
 심사청구일자 2016년12월28일
 (56) 선행기술조사문헌
 KR1020100128337 A*
 (뒷면에 계속)

(73) 특허권자
세종대학교 산학협력단
 서울특별시 광진구 능동로 209 (군자동, 세종대학교)
 (72) 발명자
박우찬
 서울특별시 송파구 올림픽로 135, 262동 1301호(잠실동, 리센즈아파트)
권혁주
 서울특별시 송파구 오금로 405, 2동 911호(상아아파트)
 (74) 대리인
정부연

전체 청구항 수 : 총 15 항

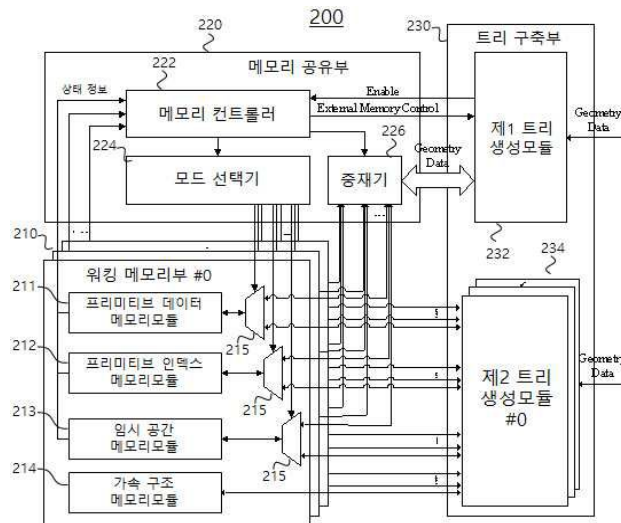
심사관 : 조우연

(54) 발명의 명칭 **레이 트레이싱 장치 및 방법**

(57) 요약

레이 트레이싱 장치는 복수의 워킹 메모리부, 상기 복수의 워킹 메모리부에 있는 프리미티브들을 공유 접근하는 메모리 공유부 및 상기 메모리 공유부를 통해 상기 프리미티브들을 접근하는 제1 트리 생성모듈 및 상기 복수의 워킹 메모리부와 대응하고 외부 메모리에 저장된 기하 데이터를 선별하여 상기 복수의 워킹 메모리부에 제공하는 복수의 제2 트리 생성모듈들을 포함하는 트리 구축부를 포함한다.

대표도 - 도2



(52) CPC특허분류
G06T 17/005 (2013.01)
G06T 17/10 (2013.01)

(56) 선행기술조사문헌
KR101281156 B1
KR101560283 B1
KR1020140023615 A
KR1020150046643 A
*는 심사관에 의하여 인용된 문헌

이 발명을 지원한 국가연구개발사업

과제고유번호	1711054932
부처명	과학기술정보통신부
연구관리전문기관	정보통신기술진흥센터
연구사업명	대학ICT연구센터육성지원사업
연구과제명	모바일 플랫폼 기반 엔터테인먼트 VR 기술 연구
기여율	1/1
주관기관	세종대학교 산학협력단
연구기간	2017.01.01 ~ 2017.12.31

명세서

청구범위

청구항 1

복수의 워킹 메모리부들;

상기 복수의 워킹 메모리부에 있는 프리미티브들을 공유 접근하는 메모리 공유부; 및

상기 메모리 공유부를 통해 상기 프리미티브들을 접근하는 제1 트리 생성모듈 및 상기 복수의 워킹 메모리부와 대응하고 외부 메모리에 저장된 기하 데이터를 선별하여 상기 복수의 워킹 메모리부에 제공하는 복수의 제2 트리 생성모듈들을 포함하는 트리 구축부를 포함하고,

상기 복수의 워킹 메모리부들 각각은 해당 프리미티브와 연관되고 상기 메모리 공유부를 통해 상기 제1 트리 생성모듈 또는 상기 복수의 제2 트리 생성모듈들 중 하나에 의해 선택 접근되는 프리미티브 인덱스를 저장하는 프리미티브 인덱스 메모리모듈과 프리미티브 데이터를 저장하는 프리미티브 데이터 메모리모듈을 포함하는 레이 트레이싱 장치.

청구항 2

삭제

청구항 3

제1항에 있어서, 상기 복수의 워킹 메모리부들 각각은

상기 메모리 공유부에 의해 제어되어 상기 선택 접근을 수행하는 멀티플렉서를 더 포함하는 것을 특징으로 하는 레이 트레이싱 장치.

청구항 4

제1항에 있어서, 상기 메모리 공유부는

상기 제1 트리 생성모듈에 있는 기하 데이터에 관해 상기 복수의 워킹 메모리부들을 통해 공유 가능한지 여부를 결정하는 메모리 컨트롤러를 포함하는 것을 특징으로 하는 레이 트레이싱 장치.

청구항 5

제4항에 있어서, 상기 메모리 컨트롤러는

상기 제1 트리 생성모듈에 의해 필요한 기하 데이터에 관해 상기 복수의 워킹 메모리부들을 통해 공유 접근될 수 있는지 여부를 체크하는 것을 특징으로 하는 레이 트레이싱 장치.

청구항 6

제4항 또는 제5항에 있어서, 상기 메모리 공유부는

상기 메모리 컨트롤러의 트리 생성모드에 따라 상기 복수의 워킹 메모리부들 각각에 있는 멀티플렉서를 제어하는 모드 선택기를 더 포함하는 것을 특징으로 하는 레이 트레이싱 장치.

청구항 7

제6항에 있어서, 상기 메모리 공유부는

상기 메모리 컨트롤러의 트리 생성모드에 따라 상기 복수의 워킹 메모리부들 중 하나에 상기 제1 트리 생성모듈에 있는 기하 데이터를 저장하거나 또는 상기 복수의 워킹 메모리부들 중 하나에 있는 기하 데이터를 상기 제1 트리 생성모듈에 제공하는 중재기를 더 포함하는 것을 특징으로 하는 레이 트레이싱 장치.

청구항 8

제1항에 있어서, 상기 복수의 제2 트리 생성모듈들은

상기 복수의 워킹 메모리부들과 일대일 대응하는 것을 특징으로 하는 레이 트레이싱 장치.

청구항 9

제8항에 있어서, 상기 복수의 제2 트리 생성모듈들 각각은

해당 복수의 워킹 메모리부에 있는 기하 데이터에 관해 소트 기반의 트리 구축 연산을 수행하는 것을 특징으로 하는 레이 트레이싱 장치.

청구항 10

제9항에 있어서, 상기 복수의 제2 트리 생성모듈들 각각은

상기 소트 기반의 트리 구축 연산을 통해 생성된 가속 구조 데이터를 해당 복수의 워킹 메모리부에 있는 구조 메모리모듈에 저장하는 것을 특징으로 하는 레이 트레이싱 장치.

청구항 11

제4항에 있어서, 상기 메모리 공유부는

상기 공유가 가능하지 않으면 상기 제1 트리 생성모듈이 상기 제1 트리 생성모듈에 있는 기하 데이터를 상기 외부 메모리를 통해 저장하도록 하는 것을 특징으로 하는 레이 트레이싱 장치.

청구항 12

제5항에 있어서, 상기 메모리 공유부는

상기 공유 접근이 가능하지 않으면 상기 제1 트리 생성모듈이 필요한 기하 데이터를 상기 외부 메모리를 통해 획득하도록 하는 것을 특징으로 하는 레이 트레이싱 장치.

청구항 13

제4항 또는 제5항에 있어서, 상기 메모리 컨트롤러는

상기 복수의 워킹 메모리부들 각각의 상태 정보를 수신하여 상기 공유 또는 공유 접근의 가능 여부를 결정하는 것을 특징으로 하는 레이 트레이싱 장치.

청구항 14

제13항에 있어서, 상기 메모리 컨트롤러는

상기 수신된 상태 정보를 기초로 상기 복수의 워킹 메모리부들에 관한 인덱스 테이블을 생성하여 갱신 및 관리하는 것을 특징으로 하는 레이 트레이싱 장치.

청구항 15

제14항에 있어서, 상기 메모리 컨트롤러는

상기 인덱스 테이블을 기초로 상기 복수의 워킹 메모리부들 중에서 상기 공유를 위한 최적의 워킹 메모리부 또는 상기 공유 접근과 연관된 워킹 메모리부를 결정하는 것을 특징으로 하는 레이 트레이싱 장치.

청구항 16

제1 트리 생성모듈과 복수의 제2 트리 생성모듈들을 포함하는 트리 구축부, 상기 복수의 제2 트리 생성모듈들과 대응되는 복수의 워킹 메모리부들 및 메모리 공유부를 포함하는 레이 트레이싱 장치에 의해 수행되는 레이 트레이싱 방법에 있어서,

상기 제1 트리 생성모듈에 있는 기하 데이터에 관해 상기 복수의 워킹 메모리부들을 통해 공유 가능한지 여부를 결정하는 단계;

상기 복수의 워킹 메모리부들 중에서 공유 가능한 워킹 메모리부를 선택하는 단계; 및

상기 메모리 공유부를 통해 상기 기하 데이터를 상기 선택된 워킹 메모리부에 공유하는 단계를 포함하고,

상기 복수의 워킹 메모리부들 각각은 해당 프리미티브와 연관되고 상기 메모리 공유부를 통해 상기 제1 트리 생성모듈 또는 상기 복수의 제2 트리 생성모듈들 중 하나에 의해 선택 접근되는 프리미티브 인덱스를 저장하는 프리미티브 인덱스 메모리모듈과 프리미티브 데이터를 저장하는 프리미티브 데이터 메모리모듈을 포함하는 레이 트레이싱 방법.

발명의 설명

기술 분야

[0001] 본 발명은 레이 트레이싱 기술에 관한 것으로, 보다 상세하게는, 트리 형태로 구성된 가속자료 구조체를 생성하는데 있어서 내부의 워킹 메모리에 대한 공유 접근을 가능하게 하여 전체 구조의 처리 효율을 증가시킬 수 있는 레이 트레이싱 장치 및 방법에 관한 것이다.

배경 기술

[0003] 한국등록특허 제10-1560283(2015.10.07)호는 3차원 영상 생성 방법, 이를 수행하는 3차원 영상 생성 장치 및 이를 저장하는 기록매체에 관한 것으로, (a) 주어진 공간의 분할 방식을 결정하여 상기 주어진 공간을 복수의 서브 공간들(각각은 KD-tree의 노드를 형성함)로 분할하는 단계 및 (b) 상기 복수의 서브 공간들 각각을 상기 주어진 공간으로 설정하여 상기 단계 (a)를 반복하는 단계를 포함하고, 상기 (a) 단계는 해당 서브 공간이 상기 KD-tree의 내부 노드에 해당하면 상기 내부 노드에 있는 원시 데이터의 개수가 임계치를 초과하는지 여부를 체크하는 단계를 포함하는 3차원 영상 생성 방법에 관한 것이다.

[0004] 이러한 종래 기술은 개별적인 작업 메모리(working memory)를 사용하는 트리 구축(tree build)의 하드웨어 구조를 가진다. 도 1을 참조하면, 종래 기술의 트리 구축의 하드웨어 구조에서 트리 생성부(Tree Build Unit, TBU)(110)은 하나의 비닝 기반의(binning-based) TBP(Tree Build Pipeline)(113)와 다수개의 소트 기반의(sort-based) TBP(116)로 구성되어 있다. 비닝 기반의 TBP(113)는 고속으로 트리의 상위 노드를 생성하고, 다수개의 소트 기반의 TBP(116)는 병렬적으로 트리의 하위 노드를 생성한다.

[0005] 종래의 트리 구축의 하드웨어 구조에서 비닝 기반의 TBP(113)는 비닝 트리 생성(binning tree build)을 수행하면서 반복적으로 현재 바운딩 박스(bounding box)에 처리해야 하는 삼각형의 개수가 지정된 임계(threshold) 개

수를 초과하는지 확인하고, 만일 임계 개수를 초과하지 않는다면 현재 바운딩 박스의 binned primitive들을 버스(bus)를 통하여 대기 중인 소트 기반의 TBP(116)로 전송한다. Binned primitive들을 전송 받은 소트 기반의 TBP(116)는 비닝 기반의 TBP(113)와 유사하게 내부의 작업 메모리(120)를 이용하여 소트 기반의 트리 생성을 수행한다. 내부의 작업 메모리(120)는 프리미티브 데이터 버퍼(primitive data buffer), 프리미티브 인덱스 버퍼(primitive index buffer), 노드 버퍼(node buffer) 및 리스트 버퍼(list buffer)로 구성되어 있다. 소트 기반의 TBP(116)는 비닝 기반의 TBP(113)와 다르게 여러 개의 유닛(unit)들이 병렬적으로 동작한다. 이런 다수의 소트 기반의 TBP(116)의 유닛들이 가속 구조 데이터(Acceleration Structure Data, AS data)를 저장하기 위해 동시에 시스템 메모리(system memory)에 접근할 수 없기 때문에 중재기(arbiter)(130)를 사용한다. 중재기(130)의 역할은 다수의 소트 기반의 TBP(116)에서 입력된 가속 구조 데이터들을 오더링(ordering)하여 시스템 메모리에 저장하는 것이다.

[0006] 이러한 종래 기술에서 비닝 기반의 TBP(113)는 외부 메모리(external memory)(140)에서 프리미티브 인덱스 정보를 읽어오고, 읽어진 인덱스 정보는 내부의 작업 메모리(120)에 저장된다. 비닝 기반의 TBU(113)는 분할 위치(split position)를 찾기 위해 이 데이터를 기반으로 외부 메모리(140)로부터 프리미티브 데이터를 읽는다. 분할 위치를 찾으면 비닝 기반의 TBU(113)는 공간 분할을 수행하기 위해 외부 메모리(140)로부터 프리미티브 데이터와 인덱스 정보를 읽는다. 여기서 분할된 프리미티브의 인덱스 정보는 다음 분할처리를 위해 외부 메모리(140)에 저장된다. 트리 구축 중 생성된 비닝 기반의 TBU(113)의 노드와 리스트 정보는 작업 메모리(120)에 임시로 저장되었다가 버스트 액세스(burst access)를 통해 외부 메모리(140)로 저장된다. 소트 기반의 TBP(116)는 트리 구축에 필요한 모든 데이터를 작업 메모리(120)에 저장한 후 수행된다. 따라서 소트 기반의 TBP(116)는 비닝 기반의 TBP(113)와 동일한 메모리 흐름을 갖지만 모든 외부 메모리(140)에 대한 읽기를 작업 메모리(120)를 통해 처리하는 점이 다르다.

[0007] 이러한 종래 기술에서 내부의 작업 메모리(120)는 대부분 프로세싱 코어(processing core)가 트리 구축 태스크(tree build task)를 할당 받기 전까지 유휴(idle, not full) 상태로 존재한다. 따라서 종래 기술은 내부의 작업 메모리(120)를 효율적으로 사용하기 어려워 전체 성능 향상이 제한되는 단점이 있다.

[0008] 한국공개특허공보 제2014-0023615(2014.02.27)호는 트리 가속 구조를 사용하는 레이 탐색 유닛에 관한 것으로, 복수 개의 서브-파이프라인 유닛들을 포함하고, 상기 복수 개의 서브-파이프라인 유닛들 각각은 상기 트리 가속 구조를 사용하는 레이 탐색을 위해 요구되는 서로 상이한 작업들을 처리하고 서로 병렬로 동작한다.

선행기술문헌

특허문헌

- [0010] (특허문헌 0001) 1. 한국등록특허 제10-1560283(2015.10.07)호
- (특허문헌 0002) 2. 한국공개특허공보 제2014-0023615(2014.02.27)호

발명의 내용

해결하려는 과제

[0011] 본 발명의 일 실시예는 트리 형태로 구성된 가속자료 구조체를 생성하는데 있어서 내부의 워킹 메모리에 대한 공유 접근을 가능하게 하여 전체 구조의 처리 효율을 증가시킬 수 있는 레이 트레이싱 장치 및 방법을 제공하고자 한다.

[0012] 본 발명의 일 실시예는 트리 생성 태스크가 할당되기 전까지 대용량의 내부 메모리를 유동적으로 사용할 수 있어 비닝 기반의 트리 생성을 빠르게 수행할 수 있고, 소트 기반의 트리 생성모듈에 빠른 태스크 할당이 가능한 레이 트레이싱 장치 및 방법을 제공하고자 한다.

[0013] 본 발명의 일 실시예는 메모리 공유부를 통해 복수의 워킹 메모리부들에 있는 프리미티브들을 공유 접근함으로써 내부 메모리를 효율적으로 사용하여 전체 성능을 향상시킬 수 있는 레이 트레이싱 장치 및 방법을 제공하고자 한다.

[0014] 본 발명의 일 실시예는 복수의 워킹 메모리부들이 메모리 공유부를 통해 제1 트리 생성모듈 또는 복수의 제2 트

리 생성모듈들 중 하나에 의해 선택 접근되도록 하여 메모리 이용률을 향상시킬 수 있는 레이 트레이싱 장치 및 방법을 제공하고자 한다.

과제의 해결 수단

- [0016] 실시예들 중에서, 레이 트레이싱 장치는 복수의 워킹 메모리부들, 상기 복수의 워킹 메모리부에 있는 프리미티브들을 공유 접근하는 메모리 공유부 및 상기 메모리 공유부를 통해 상기 프리미티브들을 접근하는 제1 트리 생성모듈 및 상기 복수의 워킹 메모리부와 대응하고 외부 메모리에 저장된 기하 데이터를 선별하여 상기 복수의 워킹 메모리부에 제공하는 복수의 제2 트리 생성모듈들을 포함하는 트리 구축부를 포함한다.
- [0017] 일 실시예에서, 상기 복수의 워킹 메모리부들 각각은 해당 프리미티브와 연관되고 상기 메모리 공유부를 통해 상기 제1 트리 생성모듈 또는 상기 복수의 제2 트리 생성모듈들 중 하나에 의해 선택 접근되는 프리미티브 인덱스를 저장하는 프리미티브 인덱스 메모리모듈과 프리미티브 데이터를 저장하는 프리미티브 데이터 메모리모듈을 포함할 수 있다.
- [0018] 일 실시예에서, 상기 복수의 워킹 메모리부들 각각은 상기 메모리 공유부에 의해 제어되어 상기 선택 접근을 수행하는 멀티플렉서를 더 포함할 수 있다.
- [0019] 일 실시예에서, 상기 메모리 공유부는 상기 제1 트리 생성모듈에 있는 기하 데이터에 관해 상기 복수의 워킹 메모리부들을 통해 공유 가능한지 여부를 결정하는 메모리 컨트롤러를 포함할 수 있다.
- [0020] 일 실시예에서, 상기 메모리 컨트롤러는 상기 제1 트리 생성모듈에 의해 필요한 기하 데이터에 관해 상기 복수의 워킹 메모리부들을 통해 공유 접근될 수 있는지 여부를 체크할 수 있다.
- [0021] 일 실시예에서, 상기 메모리 공유부는 상기 메모리 컨트롤러의 트리 생성모드에 따라 상기 복수의 워킹 메모리부들 각각에 있는 멀티플렉서를 제어하는 모드 선택기를 더 포함할 수 있다.
- [0022] 일 실시예에서, 상기 메모리 공유부는 상기 메모리 컨트롤러의 트리 생성모드에 따라 상기 복수의 워킹 메모리부들 중 하나에 상기 제1 트리 생성모듈에 있는 기하 데이터를 저장하거나 또는 상기 복수의 워킹 메모리부들 중 하나에 있는 기하 데이터를 상기 제1 트리 생성모듈에 제공하는 중재기를 더 포함할 수 있다.
- [0023] 일 실시예에서, 상기 복수의 제2 트리 생성모듈들은 상기 복수의 워킹 메모리부들과 일대일 대응할 수 있다.
- [0024] 일 실시예에서, 상기 복수의 제2 트리 생성모듈들 각각은 해당 복수의 워킹 메모리부에 있는 기하 데이터에 관해 소트 기반의 트리 구축 연산을 수행할 수 있다.
- [0025] 일 실시예에서, 상기 복수의 제2 트리 생성모듈들 각각은 상기 소트 기반의 트리 구축 연산을 통해 생성된 가속 구조 데이터를 해당 복수의 워킹 메모리부에 있는 구조 메모리모듈에 저장할 수 있다.
- [0026] 일 실시예에서, 상기 메모리 공유부는 상기 공유가 가능하지 않으면 상기 제1 트리 생성모듈이 상기 제1 트리 생성모듈에 있는 기하 데이터를 상기 외부 메모리를 통해 저장하도록 할 수 있다.
- [0027] 일 실시예에서, 상기 메모리 공유부는 상기 공유 접근이 가능하지 않으면 상기 제1 트리 생성모듈이 필요한 기하 데이터를 상기 외부 메모리를 통해 획득하도록 할 수 있다.
- [0028] 일 실시예에서, 상기 메모리 컨트롤러는 상기 복수의 워킹 메모리부들 각각의 상태 정보를 수신하여 상기 공유 또는 공유 접근의 가능 여부를 결정할 수 있다.
- [0029] 일 실시예에서, 상기 메모리 컨트롤러는 상기 수신된 상태 정보를 기초로 상기 복수의 워킹 메모리부들에 관한 인덱스 테이블을 생성하여 갱신 및 관리할 수 있다.
- [0030] 일 실시예에서, 상기 메모리 컨트롤러는 상기 인덱스 테이블을 기초로 상기 복수의 워킹 메모리부들 중에서 상기 공유를 위한 최적의 워킹 메모리부 또는 상기 공유 접근과 연관된 워킹 메모리부를 결정할 수 있다.
- [0031] 실시예들 중에서, 레이 트레이싱 방법은 제1 트리 생성모듈과 복수의 제2 트리 생성모듈들을 포함하는 트리 구축부, 상기 복수의 제2 트리 생성모듈들과 대응되는 복수의 워킹 메모리부들 및 메모리 공유부를 포함하는 레이 트레이싱 장치에 의해 수행된다. 상기 레이 트레이싱 방법은 상기 제1 트리 생성모듈에 있는 기하 데이터에 관해 상기 복수의 워킹 메모리부들을 통해 공유 가능한지 여부를 결정하는 단계, 상기 복수의 워킹 메모리부들 중에서 공유 가능한 워킹 메모리부를 선택하는 단계 및 상기 메모리 공유부를 통해 상기 기하 데이터를 상기 선택된 워킹 메모리부에 공유하는 단계를 포함한다.

발명의 효과

- [0033] 개시된 기술은 다음의 효과를 가질 수 있다. 다만, 특정 실시예가 다음의 효과를 전부 포함하여야 한다거나 다음의 효과만을 포함하여야 한다는 의미는 아니므로, 개시된 기술의 권리범위는 이에 의하여 제한되는 것으로 이해되어서는 아니 될 것이다.
- [0034] 본 발명의 일 실시예에 따른 레이 트레이싱 장치 및 방법은 트리 형태로 구성된 가속자료 구조체를 생성하는데 있어서 내부의 워킹 메모리에 대한 공유 접근을 가능하게 하여 전체 구조의 처리 효율을 증가시킬 수 있다.
- [0035] 본 발명의 일 실시예에 따른 레이 트레이싱 장치 및 방법은 트리 생성 태스크가 할당되기 전까지 대용량의 내부 메모리를 유동적으로 사용할 수 있어 비닝 기반의 트리 생성을 빠르게 수행할 수 있고, 소트 기반의 트리 생성 모듈에 빠른 태스크 할당이 가능하다.
- [0036] 본 발명의 일 실시예에 따른 레이 트레이싱 장치 및 방법은 메모리 공유부를 통해 복수의 워킹 메모리부들에 있는 프리미티브들을 공유 접근함으로써 내부 메모리를 효율적으로 사용하여 전체 성능을 향상시킬 수 있다.
- [0037] 본 발명의 일 실시예에 따른 레이 트레이싱 장치 및 방법은 복수의 워킹 메모리부들이 메모리 공유부를 통해 제 1 트리 생성모듈 또는 복수의 제 2 트리 생성모듈들 중 하나에 의해 선택 접근되도록 하여 메모리 이용률을 향상시킬 수 있다.

도면의 간단한 설명

- [0039] 도 1은 종래 기술이 가지는 개별적인 워킹 메모리를 사용하는 트리 구축을 위한 하드웨어 구조를 나타내는 도면이다.
- 도 2는 본 발명의 일 실시예에 따른 레이 트레이싱 장치를 설명하는 블록도이다.
- 도 3은 본 발명의 일 실시예에 따른 레이 트레이싱 시스템을 설명하는 블록도이다.
- 도 4는 도 2에 있는 메모리 공유부의 처리 흐름의 일 실시예를 설명하는 순서도이다.

발명을 실시하기 위한 구체적인 내용

- [0040] 본 발명에 관한 설명은 구조적 내지 기능적 설명을 위한 실시예에 불과하므로, 본 발명의 권리범위는 본문에 설명된 실시예에 의하여 제한되는 것으로 해석되어서는 아니 된다. 즉, 실시예는 다양한 변경이 가능하고 여러 가지 형태를 가질 수 있으므로 본 발명의 권리범위는 기술적 사상을 실현할 수 있는 균등물들을 포함하는 것으로 이해되어야 한다. 또한, 본 발명에서 제시된 목적 또는 효과는 특정 실시예가 이를 전부 포함하여야 한다거나 그러한 효과만을 포함하여야 한다는 의미는 아니므로, 본 발명의 권리범위는 이에 의하여 제한되는 것으로 이해되어서는 아니 될 것이다.
- [0041] 한편, 본 출원에서 서술되는 용어의 의미는 다음과 같이 이해되어야 할 것이다.
- [0042] "제1", "제2" 등의 용어는 하나의 구성요소를 다른 구성요소로부터 구별하기 위한 것으로, 이들 용어들에 의해 권리범위가 한정되어서는 아니 된다. 예를 들어, 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다.
- [0043] 어떤 구성요소가 다른 구성요소에 "연결되어" 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결될 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소가 다른 구성요소에 "직접 연결되어" 있다고 언급된 때에는 중간에 다른 구성요소가 존재하지 않는 것으로 이해되어야 할 것이다. 한편, 구성요소들 간의 관계를 설명하는 다른 표현들, 즉 "~사이에"와 "바로 ~사이에" 또는 "~에 이웃하는"과 "~에 직접 이웃하는" 등도 마찬가지로 해석되어야 한다.
- [0044] 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한 복수의 표현을 포함하는 것으로 이해되어야 하고, "포함하다" 또는 "가지다" 등의 용어는 실시된 특징, 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함을 지정하려는 것이며, 하나 또는 그 이상의 다른 특징이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0045] 각 단계들에 있어 식별부호(예를 들어, a, b, c 등)는 설명의 편의를 위하여 사용되는 것으로 식별부호는 각 단계들의 순서를 설명하는 것이 아니며, 각 단계들은 문맥상 명백하게 특정 순서를 기재하지 않는 이상 명기된 순

서와 다르게 일어날 수 있다. 즉, 각 단계들은 명기된 순서와 동일하게 일어날 수도 있고 실질적으로 동시에 수행될 수도 있으며 반대의 순서대로 수행될 수도 있다.

- [0046] 본 발명은 컴퓨터가 읽을 수 있는 기록매체에 컴퓨터가 읽을 수 있는 코드로서 구현될 수 있고, 컴퓨터가 읽을 수 있는 기록 매체는 컴퓨터 시스템에 의하여 읽혀질 수 있는 데이터가 저장되는 모든 종류의 기록 장치를 포함한다. 컴퓨터가 읽을 수 있는 기록 매체의 예로는 ROM, RAM, CD-ROM, 자기 테이프, 플로피 디스크, 광 데이터 저장 장치 등이 있다. 또한, 컴퓨터가 읽을 수 있는 기록 매체는 네트워크로 연결된 컴퓨터 시스템에 분산되어, 분산 방식으로 컴퓨터가 읽을 수 있는 코드가 저장되고 실행될 수 있다.
- [0047] 여기서 사용되는 모든 용어들은 다르게 정의되지 않는 한, 본 발명이 속하는 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가진다. 일반적으로 사용되는 사전에 정의되어 있는 용어들은 관련 기술의 문맥상 가지는 의미와 일치하는 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한 이상적이거나 과도하게 형식적인 의미를 지니는 것으로 해석될 수 없다.
- [0049] 도 2는 본 발명의 일 실시예에 따른 레이 트레이싱 장치를 설명하는 블록도이다.
- [0050] 도 2를 참조하면, 레이 트레이싱 장치(200)는 복수의 워킹 메모리부들(Working Memory Units)(210), 메모리 공유부(Memory Sharing Unit)(220) 및 트리 구축부(Tree Build Unit)(230)를 포함하고, 이들은 상호 연결될 수 있다.
- [0051] 복수의 워킹 메모리부들(210)은 레이 트레이싱 장치(200)의 내부 메모리에 해당하고, 휘발성 또는 비휘발성 메모리로 구현될 수 있다. 복수의 워킹 메모리부들(210)은 제2 트리 생성모듈들(234)과 대응되고, 트리 구축부(230)에서 트리를 생성할 때 연관된 프리미티브(Primitive, 원시 데이터)에 관한 정보를 저장할 수 있다. 일 실시예에서, 복수의 워킹 메모리부들(210) 각각은 복수의 프리미티브들을 저장할 수 있다.
- [0052] 복수의 워킹 메모리부들(210) 각각은 프리미티브 데이터 메모리모듈(211), 프리미티브 인덱스 메모리모듈(212), 임시 공간 메모리모듈(213), 가속 구조 메모리모듈(214) 및 멀티플렉서(215)를 포함할 수 있다.
- [0053] 프리미티브 데이터 메모리모듈(211)은 해당 프리미티브와 연관된 프리미티브 데이터(Primitive data)를 저장할 수 있고, 여기에서, 프리미티브 데이터는 제1 트리 생성모듈(232) 또는 복수의 제2 트리 생성모듈들(234)로부터 받은 프리미티브의 x, y, z 좌표 정보를 나타낸다. 일 실시예에서, 프리미티브 데이터 메모리모듈(211)에 있는 프리미티브 데이터는 메모리 공유부(220)를 통해 제1 트리 생성모듈(232) 또는 복수의 제2 트리 생성모듈들(234) 중 하나에 의해 선택 접근될 수 있다.
- [0054] 프리미티브 인덱스 메모리모듈(212)은 해당 프리미티브와 연관된 프리미티브 인덱스(Primitive index)를 저장할 수 있고, 여기에서, 프리미티브 인덱스는 프리미티브를 정렬하는 과정에서 정렬된 순서에 따른 인덱스 번호를 나타낸다. 일 실시예에서, 프리미티브 인덱스 메모리모듈(212)에 있는 프리미티브 인덱스는 메모리 공유부(220)를 통해 제1 트리 생성모듈(232) 또는 복수의 제2 트리 생성모듈들(234) 중 하나에 의해 선택 접근될 수 있다.
- [0055] 임시 공간 메모리모듈(213)은 분할 면을 기준으로 분류를 수행하면서 좌우로 분할 된 프리미티브의 인덱스 번호와 해당 프리미티브의 속성(예를 들어, 물질 종류 및 특성 등)을 나타내는 속성 정보 중에서 적어도 하나를 포함하는 임시 공간(Temporary space) 데이터를 임시로 저장할 수 있다. 일 실시예에서, 임시 공간 메모리모듈(213)에 있는 임시 공간 데이터는 메모리 공유부(220)를 통해 제1 트리 생성모듈(232) 또는 복수의 제2 트리 생성모듈들(234) 중 하나에 의해 선택 접근될 수 있다.
- [0056] 가속 구조 메모리모듈(214)은 가속 구조 데이터(Acceleration Structure data)를 저장할 수 있다. 여기에서, 가속 구조 데이터는 복수의 제2 트리 생성 모듈들(234) 각각에 의해 소트 기반의 트리 구축 연산을 통해 생성될 수 있고, 해당 프리미티브와 관련하여 생성된 노드 및 리스트 데이터를 나타낸다.
- [0057] 일 실시예에서, 복수의 워킹 메모리부들(210) 각각의 프리미티브 데이터 메모리모듈(211), 프리미티브 인덱스 메모리모듈(212) 및 임시 공간 메모리모듈(213)에 있는 프리미티브 데이터, 프리미티브 인덱스 및 임시 공간 데이터는 메모리 공유부(220)를 통해 제1 트리 생성모듈(232) 또는 복수의 제2 트리 생성모듈들(234) 중 하나에 의해 선택 접근될 수 있으나, 가속 구조 메모리모듈(214)에 있는 가속 구조 데이터는 복수의 제2 트리 생성모듈들(234)에 의해서만 접근될 수 있다.
- [0058] 멀티플렉서(215)는 메모리 공유부(220)에 의해 제어되어 선택 접근을 수행할 수 있다. 일 실시예에서, 멀티플렉서(215)는 프리미티브 데이터 메모리모듈(211)과 연결된 제1 멀티플렉서, 프리미티브 인덱스 메모리모듈(212)과

연결된 제2 멀티플렉서 및 임시 공간 메모리모듈(213)과 연결된 제3 멀티플렉서를 포함할 수 있고, 이들은 메모리 공유부(220)에 의해 제어되어 비닝 모드(binning mode)에서는 메모리 공유부(220)를 통해 제1 트리 생성모듈(232)과 연결시키고, 소트 모드(sort mode)에서는 복수의 제2 트리 생성모듈들(234)과 연결시킬 수 있다.

- [0059] 메모리 공유부(220)는 복수의 워킹 메모리부들(210)에 있는 프리미티브들을 공유 접근한다. 보다 구체적으로, 메모리 공유부(220)는 제1 트리생성모듈(232)로부터 공유 요청 또는 공유 접근 요청을 수신하면 복수의 제2 트리 생성모듈들(234)과 대응되는 복수의 워킹 메모리부들(210)의 상태를 확인하여 공유 또는 공유 접근의 가능 여부를 판단할 수 있다.
- [0060] 메모리 공유부(220)는 메모리 컨트롤러(Memory Controller)(222), 모드 선택기(Mode Selector)(224) 및 중재기(Arbiter)(226)를 포함할 수 있다.
- [0061] 메모리 컨트롤러(222)는 제1 트리 생성모듈(232)에 의해 필요한 기하 데이터(Geometry Data)에 관해 복수의 워킹 메모리부들(210)을 통해 공유 접근될 수 있는지 여부를 체크할 수 있다. 일 실시예에서, 제1 트리 생성모듈(232)는 트리 생성을 위해 필요한 기하 데이터를 읽어오기(read) 위해 외부 메모리(340)에 접근하기에 앞서 메모리 컨트롤러(222)에 해당 기하 데이터에 관한 공유 접근을 요청할 수 있고, 메모리 컨트롤러(222)는 공유 접근 요청이 수신되면 복수의 워킹 메모리부들(210)에 해당 기하 데이터가 있는지 확인할 수 있다. 예를 들어, 제1 트리 생성모듈(232)은 20번~29번의 프리미티브 인덱스들과 연관된 기하 데이터가 필요한 경우 해당 프리미티브 인덱스들 정보를 포함하는 공유 접근 요청을 메모리 컨트롤러(222)에 송신할 수 있고, 메모리 컨트롤러(222)는 이에 따라 복수의 워킹 메모리부들(210)로부터 상태 정보를 수신하여 20번~29번의 프리미티브 인덱스들과 연관된 기하 데이터가 있는지 확인할 수 있으며, 해당 기하 데이터가 3번의 워킹 메모리부에서 확인된 경우 해당 3번의 워킹 메모리부에 관해 공유 접근을 수행할 수 있다.
- [0062] 일 실시예에서, 메모리 컨트롤러(222)는 공유 접근이 가능하지 않으면 제1 트리 생성모듈(232)이 필요한 기하 데이터를 외부 메모리(340)를 통해 획득하도록 할 수 있다. 보다 구체적으로, 메모리 컨트롤러(222)는 만일 복수의 워킹 메모리부들(210)에 해당 기하 데이터가 없는 것으로 확인되면 제1 트리 생성모듈(232)에 외부 메모리 제어(External Memory Control) 신호를 전송할 수 있고, 이에 따라 제1 트리 생성모듈(232)이 외부 메모리(340)에 접근하도록 하여 해당 기하 데이터를 읽어오도록(read) 할 수 있다.
- [0063] 메모리 컨트롤러(222)는 제1 트리 생성모듈(232)에 있는 기하 데이터에 관해 복수의 워킹 메모리부들(210)을 통해 공유 가능한지 여부를 결정할 수 있다. 일 실시예에서, 제1 트리 생성모듈(232)은 외부 메모리(340)로부터 읽어온 기하 데이터에 관해 비닝 기반의 트리 생성을 수행할 수 있고, 트리가 생성될 때 연관하여 생성된 프리미티브 관련 데이터를 포함하는 기하 데이터를 메모리 공유부(220)를 통해 복수의 워킹 메모리부들(210)에 저장(write)하기 위하여 이에 관해 메모리 컨트롤러(222)에 공유 요청할 수 있으며, 메모리 컨트롤러(222)는 공유 요청이 수신되면 복수의 워킹 메모리부들(210)에 공유 가능한지 확인할 수 있다. 예를 들어, 제1 트리 생성모듈(232)은 50번~59번의 프리미티브 인덱스들과 연관된 기하 데이터 복수의 워킹 메모리부들(210)에 저장(write)하기 위한 공유 요청을 메모리 컨트롤러(222)에 송신할 수 있고, 메모리 컨트롤러(222)는 복수의 워킹 메모리부들(210)로부터 상태 정보를 수신하여 50번~59번의 프리미티브 인덱스들과 연관된 기하 데이터가 이미 존재하고 있으면 공유를 중단하며, 연관된 기하 데이터가 존재하지 않고 공유 가능한 워킹 메모리부가 확인되면 공유 가능한 워킹 메모리부에 공유 접근을 수행하여 해당 기하 데이터가 해당 워킹 메모리부에 저장되도록 할 수 있다.
- [0064] 일 실시예에서, 메모리 컨트롤러(222)는 수신한 상태 정보를 기초로 공유 가능한 워킹 메모리부를 선택할 수 있다. 예를 들어, 메모리 컨트롤러(222)는 복수의 워킹 메모리부들(210) 중에서 적어도 두 개의 워킹 메모리부에 관한 배열이 적어도 하나의 엠티(empty) 상태를 포함하면 해당 적어도 두 개의 워킹 메모리부를 공유 가능한 워킹 메모리부 후보들로 판단할 수 있다. 일 실시예에서, 메모리 컨트롤러(222)는 공유 가능한 워킹 메모리부 후보들 중에서 가장 엠티(empty) 상태가 많은 배열을 가지는 특정 워킹 메모리를 공유 가능한 워킹 메모리부로 선택할 수 있다.
- [0065] 일 실시예에서, 메모리 컨트롤러(222)는 공유가 가능하지 않으면 제1 트리 생성모듈(232)이 해당 제1 트리 생성모듈(232)에 있는 기하 데이터를 외부 메모리(340)를 통해 저장하도록 할 수 있다. 예를 들어, 메모리 컨트롤러(222)는 복수의 워킹 메모리부들(210)로부터 수신한 상태 정보를 기초로 복수의 워킹 메모리부들(210) 모두에 관한 배열이 모두 풀(full)이어서 공유 가능한 워킹 메모리부가 없는 것으로 판단되면 제1 트리 생성모듈(232)에 외부 메모리 제어 신호를 전송하여 제1 트리 생성모듈(232)이 외부 메모리(340)에 접근하도록 하여 해당 기하 데이터를 저장하도록 할 수 있다.

- [0066] 메모리 컨트롤러(222)는 복수의 워킹 메모리부들(210)로부터 수신한 상태 정보를 기초로 복수의 워킹 메모리부들(210)에 관한 인덱스 테이블을 생성하여 갱신 및 관리할 수 있다. 여기에서, 인덱스 테이블은 복수의 워킹 메모리부들(210) 각각에 어떤 프리미티브 인덱스가 저장되어 있는지를 나타내고, 복수의 워킹 메모리부들(210) 각각에 대응되는 주소와 각각에 저장되어 있는 적어도 하나의 프리미티브 인덱스 정보를 포함할 수 있다. 메모리 컨트롤러(222)는 복수의 워킹 메모리부들(210)로부터 상태 정보를 수신할 때마다 인덱스 테이블을 갱신할 수 있다. 일 실시예에서, 메모리 컨트롤러(222)는 인덱스 테이블을 기초로 공유 또는 공유 접근 가능 여부를 결정할 수 있다.
- [0067] 메모리 컨트롤러(222)는 인덱스 테이블을 기초로 복수의 워킹 메모리부들(210) 중에서 공유를 위한 최적의 워킹 메모리부 또는 공유 접근과 연관된 워킹 메모리부를 결정할 수 있다. 일 실시예에서, 메모리 컨트롤러(222)는 인덱스 테이블을 기초로 복수의 워킹 메모리부들(210) 중에서 공유 가능한 워킹 메모리부 후보가 적어도 두 개 이상 확인되면 이들 중에서 적절한 워킹 메모리부를 선택할 수 있고, 예를 들어, 이들 중에서 인접한 워킹 메모리부를 통해 가장 연속적으로 공유 가능한 워킹 메모리부를 선택할 수 있다.
- [0068] 메모리 컨트롤러(222)는 공유 또는 공유 접근이 가능한 것으로 확인되면 연관된 주소를 모드 선택기(224)와 중재기(226)에 전달하여 모드 선택기(224)와 중재기(226)를 통해 해당 주소에 대응되는 워킹 메모리부에 있는 프리미티브들을 공유 접근할 수 있다.
- [0069] 일 실시예에서, 메모리 컨트롤러(222)는 공유가 가능하지 않은 것으로 확인되면 특정 시간 동안 대기하면서 복수의 워킹 메모리부들(210)로부터 상태 정보를 재수신하여 공유 가능 여부를 재확인할 수 있고, 특정 횟수 이상 실패하는 경우에는 더 이상의 공유 가능 여부에 관한 확인을 중단하고 제1 트리 생성모듈(232)이 해당 기하 데이터를 외부 메모리(340)를 통해 즉각적으로 저장하도록 할 수 있다.
- [0070] 일 실시예에서, 메모리 컨트롤러(222)는 제1 트리 생성모듈(232)에 있는 기하 데이터의 용량이 공유 가능한 용량을 초과하면 해당 기하 데이터 중에서 공유 가능한 용량보다 적거나 같은 일부만을 복수의 워킹 메모리부들(210)을 통해 공유하여 저장되도록 하고, 나머지는 제1 트리 생성모듈(232)이 외부 메모리(340)를 통해 저장하도록 할 수 있다.
- [0071] 모드 선택기(224)는 메모리 컨트롤러(222)의 트리 생성모드에 따라 복수의 워킹 메모리부들(210) 각각에 있는 멀티플렉서(215)를 제어할 수 있다. 일 실시예에서, 모드 선택기(224)는 만일 현재 모드가 제1 트리 생성모듈(232)에 의해 비닝(binning) 방식으로 트리가 생성되는 비닝 모드이면 메모리 컨트롤러(222)로부터 수신한 주소를 기초로 해당 주소에 대응되는 멀티플렉서(215) 각각을 제어하여 각 멀티플렉서(215)와 연결된 프리미티브 데이터 메모리모듈(211), 프리미티브 인덱스 메모리모듈(212) 및 임시 공간 메모리모듈(213)을 중재기(226)를 통해 제1 트리 생성모듈(232)과 연결되도록 할 수 있고, 만일 현재 모드가 제2 트리 생성모듈들(234)에 의해 소트 방식으로 트리가 생성되는 소트 모드이면 복수의 워킹 메모리부들(210)에 있는 멀티플렉서(215) 각각을 제어하여 각 멀티플렉서(215)와 연결된 프리미티브 데이터 메모리모듈(211), 프리미티브 인덱스 메모리모듈(212) 및 임시 공간 메모리모듈(213)을 제2 트리 생성모듈들(234)과 연결되도록 할 수 있다.
- [0072] 중재기(226)는 메모리 컨트롤러(222)의 트리 생성모드에 따라 복수의 워킹 메모리부들(210) 중 하나에 제1 트리 생성모듈(232)에 있는 기하 데이터를 저장하거나 또는 복수의 워킹 메모리부들(210) 중 하나에 있는 기하 데이터를 상기 제1 트리 생성모듈에 제공할 수 있다. 예를 들어, 중재기(226)는 비닝 모드로 공유가 수행되는 과정이면 메모리 컨트롤러(222)로부터 수신된 주소에 대응하는 복수의 워킹 메모리부들(210) 중 하나에 제1 트리 생성모듈(232)에 있는 기하 데이터를 저장할 수 있고, 비닝 모드로 공유 접근이 수행되는 과정이면 메모리 컨트롤러(222)로부터 수신된 주소에 대응하는 복수의 워킹 메모리부들(210) 중 하나에 있는 기하 데이터를 제1 트리 생성모듈(232)에 제공할 수 있다.
- [0073] 트리 구축부(230)는 제1 트리 생성모듈(232) 및 복수의 제2 트리 생성모듈들(234)을 포함한다.
- [0074] 제1 트리 생성모듈(232)은 비닝 방식을 이용하여 트리를 생성하는 비닝 기반의(binning-based) TBP(Tree Build Pipeline)에 해당할 수 있다. 예를 들어, 제1 트리 생성모듈(232)은 제1 트리 생성모듈(232)에 있는 기하 데이터에 관해 비닝 기반의 트리 구축 연산을 수행할 수 있다. 여기에서, 비닝 기반의 방식은 3개의 축(x, y, z)에 대해서 미리 정해진 수만큼 바운딩 박스(bounding box) 공간을 분할하여 분할 면에 대해서만 SAH(Surface area heuristic) 값의 계산을 수행한다. 여기에서, SAH는 광선 추적(ray-tracing)을 위한 가속 구조를 생성하는 방법으로서, 임의의 광선과 부딪히는 프리미티브를 찾기 위한 값들(예를 들어, 노드 방문 횟수, 원시데이터와 교차되는지 여부를 계산하는 횟수 등)을 계산하여 계산 결과 중 가장 좋은 값을 가지는 분할 면을 기준으로 공간을

분할하는 방법이다.

- [0075] 제1 트리 생성모듈(232)은 메모리 공유부(220)를 통해 복수의 워킹 메모리부(210)에 있는 프리미티브들을 접근한다. 일 실시예에서, 제1 트리 생성모듈(232)은 필요한 기하 데이터에 관해서는 메모리 공유부(220)를 통해 복수의 워킹 메모리부들(210)에 공유 접근하여 해당 기하 데이터를 제공 받을 수 있고, 자신의 버퍼(미도시됨)에 임시 저장된 기하 데이터에 관해서는 메모리 공유부(220)를 통해 복수의 워킹 메모리부들(210)에 공유하여 해당 기하 데이터를 제공할 수 있다. 제1 트리 생성모듈(232)은 트리를 생성할 때 내부에 있는 제2 트리 생성모듈들(234)과 대응되는 복수의 워킹 메모리부들(210)에 공유 또는 공유 접근하여 사용하거나, 외부 메모리(340)에 접근하여 사용할 수 있다.
- [0076] 복수의 제2 트리 생성모듈들(234)은 소트 방식을 이용하여 트리를 생성하는 소트 기반의(sort-based) TBP에 해당할 수 있다. 예를 들어, 복수의 제2 트리 생성모듈들(234) 각각은 복수의 워킹 메모리부들(210)에 있는 기하 데이터에 관해 소트 기반의 트리 구축 연산을 수행할 수 있다. 여기에서, 소트 기반의 방식은 3개의 축(x, y, z)에 대하여 전체 원시데이터의 시작 값 및 끝 값을 추출하고 3개 축을 시작 값 및 끝 값으로 분할하여 6개의 리스트 데이터를 생성한다. 여기에서, 리스트 데이터는 원시데이터의 인덱스로 구성된 배열이다. 리스트 데이터를 생성한 후에 각 리스트 데이터에 대하여 정렬을 하고 정렬된 원시데이터의 시작 값 및 끝 값에서 분할 면을 생성한다. 다음으로, 생성된 분할 면에서 SAH 값을 계산하여 가장 좋은 값을 가지는 분할 면을 기준으로 하여 공간을 분할하는 방법이다.
- [0077] 일 실시예에서, 복수의 제2 트리 생성모듈들(234)은 제1 트리 생성모듈(232)를 통하여 프리미티브 정보를 얻을 수 있고, 병렬로 동작할 수 있다. 제2 트리 생성모듈들(234) 각각은 트리를 생성할 때 내부에 있고 대응되는 복수의 워킹 메모리부들(210)을 사용한다. 일 실시예에서, 복수의 제2 트리 생성모듈들(234)은 복수의 워킹 메모리부들(210)과 일대일 대응할 수 있다. 일 실시예에서, 복수의 제2 트리 생성모듈들(234) 각각은 소트 기반의 트리 구축 연산을 통해 생성된 가속 구조 데이터를 해당 복수의 워킹 메모리부(210)에 있는 가속 구조 메모리모듈(214)에 저장할 수 있다.
- [0078] 복수의 제2 트리 생성모듈들(234)은 복수의 워킹 메모리부들(210)와 대응하고 외부 메모리(340)에 저장된 기하 데이터를 선별하여 복수의 워킹 메모리부들(210)에 제공한다. 일 실시예에서, 복수의 제2 트리 생성모듈들(234) 각각은 특정 프리미티브 동적 씬(Primitive Dynamic Scene)을 프레임마다 처리하기 위한 프리셋(Preset) 이후 과정에서 외부 메모리(340)에 저장된 기하 데이터에 관해 순차적으로, 사용된 빈도 순으로, 또는 중요도 순으로 일부를 선별하여 복수의 워킹 메모리부들(210)에 제공할 수 있다. 예를 들어, 복수의 제2 트리 생성모듈들(234)은 특정 기하 데이터와 연관된 외부 메모리(340)의 용량이 1GByte이고 복수의 워킹 메모리부들(210) 각각에 관해 프리셋 되어 저장 가능한 최대 용량이 10Mbyte이고 전체의 개수가 100개인 경우 외부 메모리(340)에 저장된 기하 데이터를 복수의 워킹 메모리부들(210)에 분할하여 모두 제공할 수 있으나, 전체의 개수가 50개인 경우 외부 메모리(340)에 저장된 기하 데이터 중에서 순차적으로 선별된 절반만을 복수의 워킹 메모리부들(210)에 제공할 수 있다.
- [0080] 도 3은 본 발명의 일 실시예에 따른 레이 트레이싱 시스템을 설명하는 블록도이다.
- [0081] 도 3을 참조하면, 레이 트레이싱 시스템(300)은 CPU(Central Processing Unit)(310), 시스템 메모리(System Memory)(320), DRTX(Dynamic Ray Tracing Accelerator)(330) 및 외부 메모리(External Memory)(340)를 포함할 수 있다.
- [0082] CPU(310)는 3차원 어플리케이션을 처리할 수 있으며, 3차원 게임 엔진 등의 어플리케이션(311), API(Application Programming Interface)(312) 및 씬 매니저(Scene Manager)(313) 중 적어도 하나를 포함할 수 있다.
- [0083] 시스템 메모리(320)는 3차원 어플리케이션에 필요한 그래픽 데이터 정보를 저장할 수 있으며, 프리미티브 정적 씬(Primitive Static Scene)을 저장하는 PSS 영역(321), 프리미티브 동적 씬을 저장하는 PDS 영역(322) 및 텍스처 매핑을 위한 밍맵(MIP-MAP)을 저장하는 텍스처 맵(Texture Map) 영역(323)을 포함할 수 있다. 여기에서, 프리미티브 고정 씬은 전체 프레임에 대하여 변하지 않는 프리미티브 정보이기 때문에 트리가 생성될 때 한번만 필요하므로, 3차원 어플리케이션 구동 시 트리 생성 결과인 고정 가속 구조는 DRTX(330)의 외부 메모리(340)로 보내진다. 또한, 동적 씬은 프레임마다 프리미티브 정보가 변하기 때문에 매번 트리 구축부(230)을 통해 트리를 생성하고 생성 결과인 동작 가속 구조는 DRTX(330)의 외부 메모리(340)로 보내진다.
- [0084] DRTX(330)는 도 2에 있는 복수의 워킹 메모리부들(210), 메모리 공유부(220) 및 트리 구축부(230)를 포함하고,

버스 인터페이스 유닛(Bus Interface Unit)(331), 프리미티브(332), 가속 구조 데이터(333), 가속 구조 캐시(AS Cache)(335), 텍스처 캐시(Texture Cache)(336), 컬러 결과 버퍼(Color Result Buffer)(337), 스택 메모리(Stack Memory)(338) 및 광선 추적 유닛(Ray Tracing Unit)(339)를 더 포함할 수 있다. 일 실시예에서, 그래픽 데이터 정보를 기초로 공간 분할 구조체를 구축하고, 생성된 공간 분할 구조체를 기초로 레이 트레이싱을 수행하며, 수행된 레이 트레이싱의 결과를 CPU(310)로 전송하고, 레이 트레이싱 속도를 모니터링하여 그래픽 데이터 정보에 대한 공간 분할 구조체를 재구축할 수 있다.

- [0085] 외부 메모리(340)는 DRTX(330)에서 처리되는 정보를 임시로 저장할 수 있으며, 기하학적 정보 저장 영역(341), 정적 씬 가속 구조 저장 영역(342), 동적 씬 가속 구조 저장 영역(343), 텍스처 맵 저장 영역(344) 및 컬러 정보 저장 영역(345)을 포함할 수 있다.
- [0087] 도 4는 도 2에 있는 메모리 공유부의 처리 흐름의 일 실시예를 설명하는 순서도이다. 여기에서, 해당 실시예는 메모리 공유부(220)가 제1 트리 생성모듈(232)에 있는 기하 데이터에 관해 복수의 워킹 메모리부들을 통해 공유하는 경우를 가정하였다.
- [0088] 메모리 공유부(220)는 제1 트리 생성모듈(232)로부터 복수의 워킹 메모리부들(210)에 관한 공유 요청을 수신할 수 있다(단계S410). 예를 들어, 메모리 공유부(220)는 트리 구축부(230)의 트리 생성 과정의 시작을 알리는 Enable 신호를 공유 요청으로서 수신할 수 있다.
- [0089] 메모리 공유부(220)는 복수의 워킹 메모리부들(210)로부터 상태 정보를 수신하여 공유 가능한지 여부를 결정할 수 있다(단계S420~S430). 예를 들어, 메모리 공유부(220)는 복수의 워킹 메모리부들(210)로부터 각 워킹 메모리부에 관한 배열의 엠티(empty) / 풀(full) 정보로 구성된 상태 정보를 수신하여 공유 가능 여부를 판단할 수 있다.
- [0090] 메모리 공유부(220)는 공유 가능한 것으로 확인되면 복수의 워킹 메모리부들(210) 중에서 공유 가능한 워킹 메모리부를 선택할 수 있다(단계S440). 메모리 공유부(220)는 복수의 워킹 메모리부들(210) 중에서 공유 가능한 워킹 메모리부가 여러 개이면 최적의 워킹 메모리부를 선택하여 선택된 워킹 메모리부와 연관된 주소를 모드 선택기(224)와 중재기(226)에 전달할 수 있다.
- [0091] 모드 선택기(224)는 메모리 컨트롤러(222)의 트리 생성모드에 따라 복수의 워킹 메모리부들(210) 각각에 있는 멀티플렉서(215)를 제어할 수 있다(단계S450). 예를 들어, 모드 선택기(224)는 현재 모드가 비닝 모드에 해당하면 메모리 컨트롤러(222)로부터 수신한 주소를 기초로 해당 주소에 대응되는 멀티플렉서(215) 각각을 제어하여 제1 트리 생성모듈(232)에 있는 기하 데이터가 해당 멀티플렉서(215) 각각을 통해 해당 워킹 메모리부에 저장되도록 할 수 있다.
- [0092] 메모리 공유부(220)는 중재기(226)를 통해 제1 트리 생성모듈(232)에 있는 기하 데이터를 선택된 워킹 메모리부에 제공하여 write를 수행하거나, 또는 중재기(226)를 통해 선택된 워킹 메모리부에 있는 기하 데이터를 제1 트리 생성모듈(232)에 제공하여 read를 수행할 수 있다(단계S460). 중재기(226)는 write를 수행하는 경우 제1 트리 생성모듈(232)에 있는 기하 데이터를 선택된 워킹 메모리부로 전달하고, read를 수행하는 경우 복수의 워킹 메모리부들(210) 중 하나에 있는 기하 데이터를 제1 트리 생성모듈(232)에 전달할 수 있다.
- [0093] 메모리 공유부(220)는 현재 공유되고 있는 워킹 메모리가 풀(full) 상태인지 여부를 지속적으로 확인할 수 있다(단계S470). 예를 들어, 메모리 공유부(220)는 read나 write를 매번 수행할 때마다 또는 특정 시간 주기를 기초로, 복수의 워킹 메모리부들(210)로부터 상태 정보를 재수신하거나 선택된 워킹 메모리부로부터만 상태 정보를 재수신하여 현재 공유되고 있는 워킹 메모리부에 관한 배열의 엠티(empty) / 풀(full) 정보를 반복적으로 확인할 수 있다.
- [0094] 메모리 공유부(220)는 현재 공유되고 있는 워킹 메모리부가 풀(full) 상태가 되면 해당 워킹 메모리부에서 더 이상의 공유가 불가능하다고 판단하여 해당 워킹 메모리에 대해 공유를 수행하는 것을 지연시킬 수 있고, 복수의 워킹 메모리부들(210)에 관한 상태 정보를 다시 수신하여 공유 가능한 워킹 메모리부를 찾는 단계 S420의 과정을 반복하여 수행할 수 있다.
- [0095] 메모리 공유부(220)는 복수의 워킹 메모리부들(210) 모두에 관해 공유 가능하지 않은 것으로 확인되면 공유에 관한 작업을 중단하고 제1 트리 생성모듈(232)이 외부 메모리(340)에 접근하도록 제어할 수 있다(단계S480). 예를 들어, 메모리 공유부(220)는 복수의 워킹 메모리부들(210)에 관한 배열이 모두 풀(full)이면 제1 트리 생성모듈(232)에 외부 메모리 제어 신호를 전송하고, 제1 트리 생성모듈(232)은 수신한 외부 메모리 제어 신호를 기

초로 외부 메모리(340)에 접근하여 해당 기하 데이터를 외부 메모리(340)를 통해 저장할 수 있다.

[0097]

상기에서는 본 출원의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 출원을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

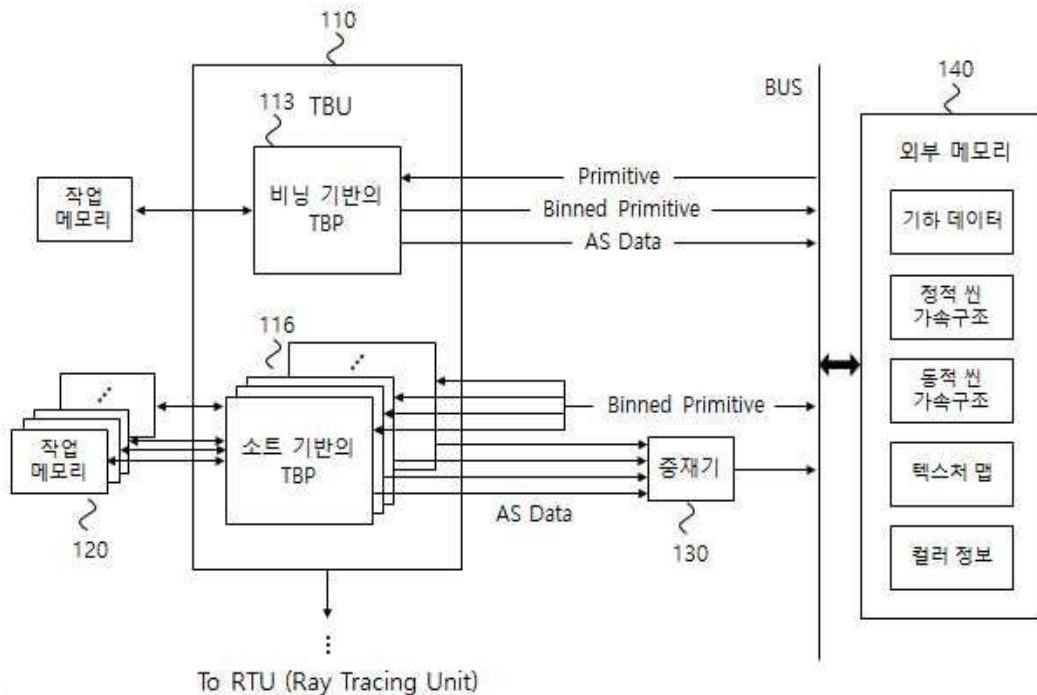
부호의 설명

[0099]

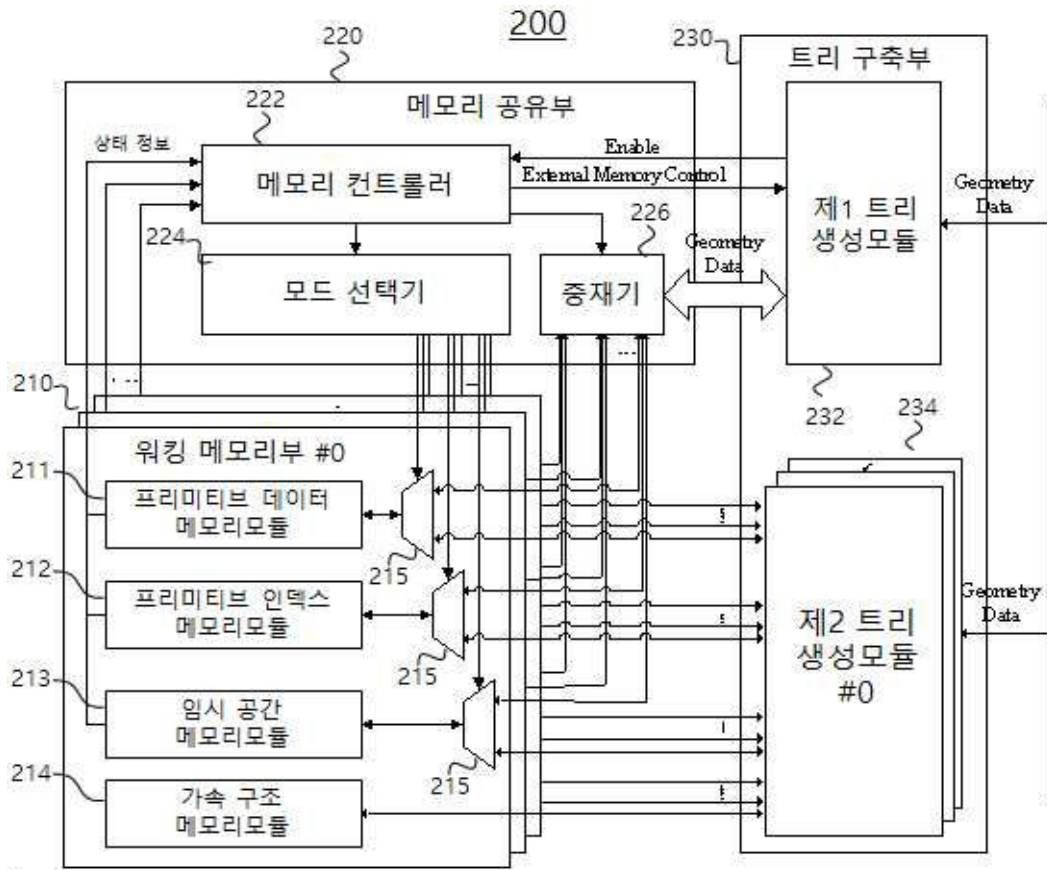
- | | |
|----------------------|----------------------|
| 200: 레이 트레이싱 장치 | 210: 복수의 워킹 메모리부들 |
| 211: 프리미티브 데이터 메모리모듈 | |
| 212: 프리미티브 인덱스 메모리모듈 | |
| 213: 임시 공간 메모리모듈 | 214: 가속 구조 메모리모듈 |
| 215: 멀티플렉서 | |
| 220: 메모리 공유부 | 222: 메모리 컨트롤러 |
| 224: 모드 선택기 | 226: 중재기 |
| 230: 트리 구축부 | |
| 232: 제1 트리 생성모듈 | 234: 복수의 제2 트리 생성모듈들 |
| 300: 레이 트레이싱 시스템 | |
| 310: CPU | 320: 시스템 메모리 |
| 330: DRTX | 340: 외부 메모리 |

도면

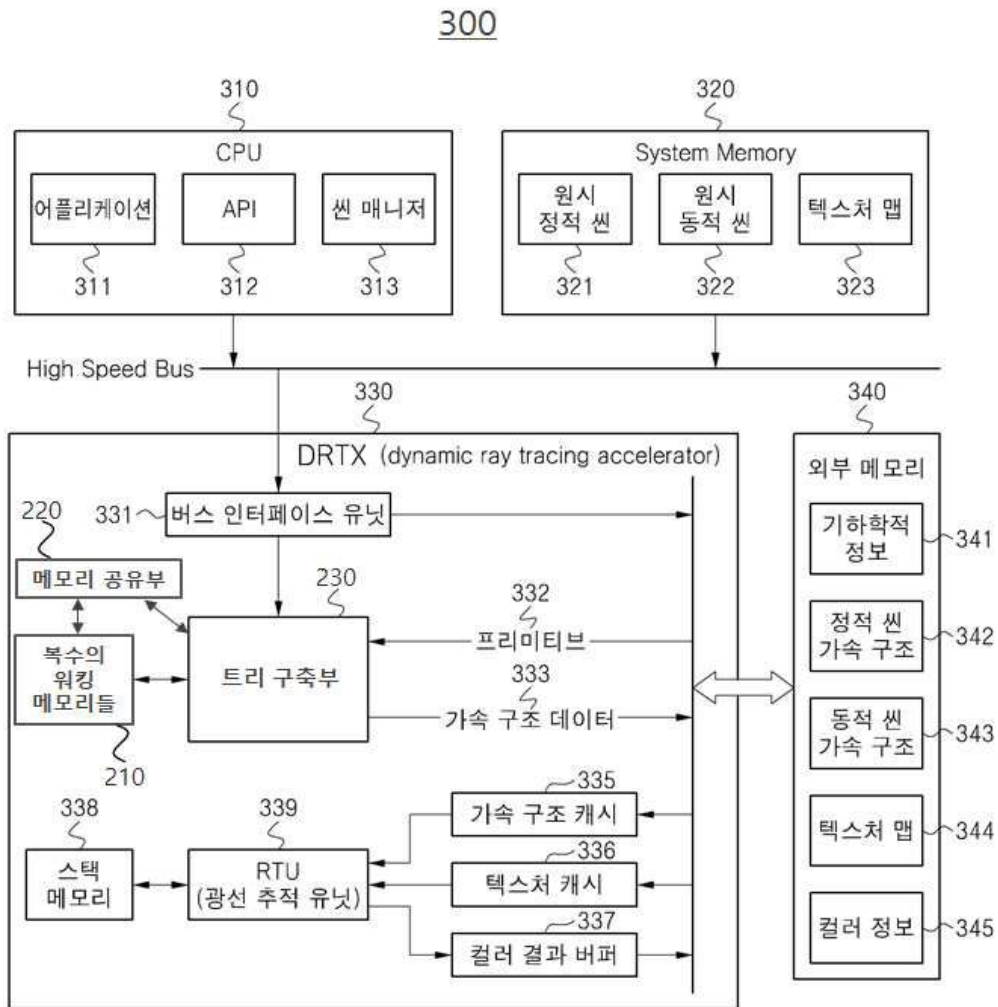
도면1



도면2



도면3



도면4

