



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2023년11월07일  
(11) 등록번호 10-2599358  
(24) 등록일자 2023년11월02일

- (51) 국제특허분류(Int. Cl.)  
H10K 39/00 (2023.01) H01L 27/146 (2006.01)  
H10K 30/00 (2023.01) H10K 50/00 (2023.01)  
H10K 50/80 (2023.01)
- (52) CPC특허분류  
H10K 39/32 (2023.02)  
H01L 27/146 (2021.08)
- (21) 출원번호 10-2021-0020935
- (22) 출원일자 2021년02월17일  
심사청구일자 2021년02월17일
- (65) 공개번호 10-2021-0104590
- (43) 공개일자 2021년08월25일
- (30) 우선권주장  
1020200018799 2020년02월17일 대한민국(KR)
- (56) 선행기술조사문헌  
KR1020180043518 A\*  
KR1020180099577 A\*  
KR1020190007812 A\*  
JP2017005196 A  
\*는 심사관에 의하여 인용된 문헌
- (73) 특허권자  
세종대학교산학협력단  
서울특별시 광진구 능동로 209 (군자동, 세종대학교)
- (72) 발명자  
허광  
서울특별시 송파구 올림픽로 99 잠실엘스아파트 124동 1801호  
김동희  
서울특별시 강남구 개포로124길 27 2동 101호 (뒷면에 계속)
- (74) 대리인  
이준성, 조수경

전체 청구항 수 : 총 7 항

심사관 : 심병로

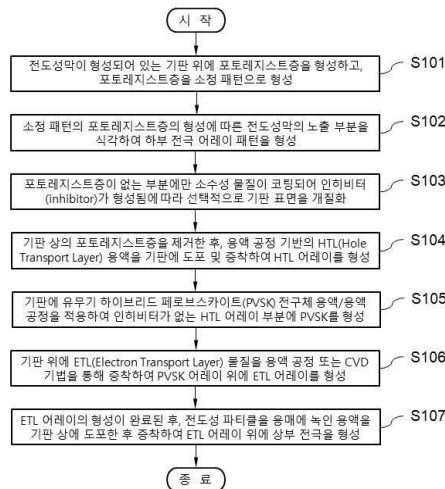
(54) 발명의 명칭 전공정 선택적 박막 증착 기술을 이용한 유무기 페로브스카이트 집적소자 제조방법

(57) 요약

본 발명은 전공정 선택적 박막 증착 기술을 이용한 유무기 페로브스카이트 집적소자 제조방법에 관한 것이다.

본 발명에 따른 전공정 선택적 박막 증착 기술을 이용한 유무기 페로브스카이트 집적소자 제조방법은, 전도성막이 형성되어 있는 기판 위에 소정 패턴의 포토레지스트층을 형성하는 단계; 전도성막의 노출 부분을 식각하여 하부 전극 어레이 패턴을 형성 (뒷면에 계속)

대표도 - 도1



부 전극 어레이 패턴을 형성하는 단계; 포토레지스트층이 없는 부분에만 소수성 물질이 코팅되어 인히비터가 형성됨에 따라 선택적으로 기판 표면을 개질화 하는 단계; 포토레지스트층을 제거한 후, 용액 공정 기반의 HTL 용액을 기판에 도포 및 증착하여 HTL 어레이를 형성하는 단계; 인히비터가 없는 HTL 어레이 부분에 유무기 하이브리드 페로브스카이트 어레이를 형성하는 단계; 유무기 하이브리드 페로브스카이트 어레이 위에 ETL 어레이를 형성하는 단계; 및 전도성 파티클을 용매에 녹인 용액을 기판 상에 도포한 후 증착하여 ETL 어레이 위에 상부 전극을 형성하는 단계를 포함한다.

이와 같은 본 발명에 의하면, 전공정 선택적 박막 증착 소자(All Selective Deposition Device)를 구현할 수 있고, 이를 통해 종래의 선택적 증착에 따른 각 층의 정렬을 위한 공정을 생략할 수 있으며, 소자의 특성을 향상시킬 수 있다.

(52) CPC특허분류

- H10K 30/30 (2023.02)
- H10K 50/115 (2023.02)
- H10K 50/8423 (2023.02)
- Y02E 10/549 (2020.08)

**박인우**

서울특별시 송파구 송파대로 345, 414동 601호 (가락동, 헬리오시티)

(72) 발명자

**홍윤화**

서울특별시 중랑구 면목로48길 66-5, B-2

이 발명을 지원한 국가연구개발사업

과제고유번호	1711116333
과제번호	2019M3D1A2104109
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	미래소재디스커버리지원(R&D)
연구과제명	R/G/B 대응 할라이트계 페로브스카이트 소재기반 컬러필터가 필요 없는 적층형 이미
지센서 개발 연구	
기여율	1/1
과제수행기관명	세종대학교 산학협력단
연구기간	2019.09.27 ~ 2020.02.29

---

## 명세서

### 청구범위

#### 청구항 1

- a) 상면에 전도성막이 형성되어 있는 기판 위에 포토레지스트층을 형성하고, 포토리소그래피 공정을 통해 포토레지스트층을 소정 패턴으로 형성하는 단계와;
- b) 상기 소정 패턴의 포토레지스트층의 형성에 따라 상기 전도성막의 노출 부분을 식각 공정을 통해 식각하여 하부 전극 어레이 패턴을 형성하는 단계와;
- c) 상기 하부 전극 어레이 패턴의 형성이 완료된 후, 상기 기판에 산소 플라즈마를 30분간 처리하고, OTS(Trichloro(octadecyl)silane) 용액에 상기 기판을 10분간 침지시켜 상기 포토레지스트층이 없는 부분에만 소수성 물질이 코팅되어 인히비터(inhibitor)가 형성됨에 따라 선택적으로 기판 표면을 개질화 하는 단계와;
- d) 상기 선택적으로 표면이 개질화된 기판 상의 상기 포토레지스트층을 제거한 후, PTAA 용액 공정 기반의 HTL 용액을 기판에 도포 및 증착하여 인히비터가 형성되지 않은 하부 전극 어레이 패턴 상에 HTL(Hole Transport Layer) 어레이를 형성하는 단계와;
- e) 상기 HTL 어레이가 형성된 기판에 유무기 하이브리드 페로브스카이트 전구체 용액 및 용액공정을 적용하여 인히비터가 없는 HTL 어레이 부분에 유무기 하이브리드 페로브스카이트 어레이를 형성하는 단계와;
- f) 상기 유무기 하이브리드 페로브스카이트 어레이의 형성이 완료된 기판 위에 PCBM 용액을 도포한 뒤, AZO 용액을 도포하고 80℃에서 30분간 열처리하여 인히비터가 형성되지 않은 유무기 하이브리드 페로브스카이트 어레이 위에 ETL(Electron Transport Layer) 어레이를 형성하는 단계; 및
- g) 상기 ETL 어레이의 형성이 완료된 후, 전도성 파티클을 용매에 녹인 용액을 상기 기판 상에 도포한 후 증착하여 상기 인히비터가 형성되지 않은 ETL 어레이 위에 상부 전극 어레이 패턴을 형성하는 단계를 포함하고,
- 상기 유무기 하이브리드 페로브스카이트는  $ABX_3$ (A는 methylammonium, B는 Pb, X는 Cl, Br 및 I 중 하나)이고,
- 상기 유무기 하이브리드 페로브스카이트의 전구체 용액의 용매는 DMF(Dimethylformamide), NMP(NMethyl-2-Pyrrolidone) 및 DMSO(Dimethyl sulfoxide) 중 적어도 하나를 포함하며,
- 아래로부터 HTL 어레이, 유무기 하이브리드 페로브스카이트 어레이 및 ETL 어레이가 순차적으로 적층된 어레이 구조를 형성하는 것을 특징으로 하는 전공정 선택적 박막 증착 기술을 이용한 유무기 페로브스카이트 어레이 집적소자 제조방법.

#### 청구항 2

제1항에 있어서,

상기 단계 a)에서 상기 전도성막은 ITO, FTO, IZO 중 적어도 하나를 포함하는 투명 전도성 기판으로 구성된 것을 특징으로 하는 전공정 선택적 박막 증착 기술을 이용한 유무기 페로브스카이트 어레이 집적소자 제조방법.

#### 청구항 3

제1항에 있어서,

상기 단계 b)에서 상기 식각 공정은 RIE(Reactive Ion Etching)를 포함하는 건식 식각(dry etching) 또는 식각 용액(etchant)을 이용한 습식 식각(wet etching)을 포함하는 것을 특징으로 하는 전공정 선택적 박막 증착 기술을 이용한 유무기 페로브스카이트 어레이 집적소자 제조방법.

#### 청구항 4

삭제

#### 청구항 5

삭제

**청구항 6**

삭제

**청구항 7**

삭제

**청구항 8**

삭제

**청구항 9**

삭제

**청구항 10**

삭제

**청구항 11**

제1항에 있어서,

상기 단계 e)에서 상기 유무기 하이브리드 페로브스카이트 어레이의 형성은 전구체 용액을 도포한 뒤, 반응매(anti-solution)로 결정화한 다음 열처리(어닐링) 단계를 거쳐 이루어지는 것을 특징으로 하는 전공정 선택적 박막 증착 기술을 이용한 유무기 페로브스카이트 어레이 집적소자 제조방법.

**청구항 12**

제11항에 있어서,

상기 전구체 용액을 도포함에 있어서, 스핀 코팅, 딥 코팅, 닥터블레이드, 스프레이 코팅 중 어느 하나의 방법을 이용하여 도포하는 것을 특징으로 하는 전공정 선택적 박막 증착 기술을 이용한 유무기 페로브스카이트 어레이 집적소자 제조방법.

**청구항 13**

제11항에 있어서,

상기 반응매(anti-solution)로는 클로로포름, 헥센, 사이클로헥센, 1,4-다이옥센, 벤젠, 톨루엔, 트리에틸아민, 클로로벤젠, 에틸아민, 디에틸에테르, 에틸아세테이트, 아세트산, 1,2-다이클로로벤젠, Tert-부틸알콜, 2-부탄올, 이소프로판올, 메틸에틸케톤 중 적어도 어느 하나가 사용되는 것을 특징으로 하는 전공정 선택적 박막 증착 기술을 이용한 유무기 페로브스카이트 어레이 집적소자 제조방법.

**청구항 14**

삭제

**청구항 15**

삭제

**청구항 16**

제1항에 있어서,

상기 단계 g)에서 상기 상부 전극을 형성함에 있어서, 새도우 마스크를 정렬하여 은(Ag), 금(Au)과 같은 금속 또는 나노 파티클 형태의 전도성 물질을 썬멀 이베퍼레이터(thermal evaporator)로 증착하여 상부 전극을 형성하는 것을 특징으로 하는 전공정 선택적 박막 증착 기술을 이용한 유무기 페로브스카이트 어레이 집적소자 제조

방법.

**청구항 17**

삭제

**발명의 설명**

**기술 분야**

[0001] 본 발명은 유무기 페로브스카이트 집적소자 제조방법에 관한 것으로서, 더 상세하게는 표면 개질 제어를 통한 어레이 형성 기술을 이용하여 바텀-업(Bottom-Up) 공정을 수행함으로써, 전공정 선택적 박막 증착 소자(All Selective Deposition Device)의 구현이 가능하고, 이를 통해 종래의 선택적 증착에 따른 각 층의 정렬을 위한 공정을 생략할 수 있으며, 소자의 특성을 향상시킬 수 있는 전공정 선택적 박막 증착 기술을 이용한 유무기 페로브스카이트 집적소자 제조방법에 관한 것이다.

**배경 기술**

[0003] 페로브스카이트(perovskite)는  $\text{CaTiO}_3$ 와 같은 결정 구조를 갖는 물질을 총칭하는 용어로 일반식  $\text{ABX}_3$ 로 표현된다. A는 한 개 이상의 최대 n개까지의 원소로 구성되며, 유기물, 무기물 그리고 유/무기 복합물로 구성될 수 있다. B는 마찬가지로 한 개 이상의 최대 n개까지의 원소로 구성되며 유기물, 무기물 그리고 유/무기 복합물로 구성될 수 있다. 그리고 X는 할로젠 원소로 구성된다.

[0004] 일반적으로  $\text{ABX}_3$ 의 형태인 페로브스카이트에 대해서는 간단한 저가 용액 공정과 높은 광변환 효율을 이용한 연구가 많이 진행되어 왔다.

[0005] 유무기 하이브리드 페로브스카이트는 수광소자의 형태에 적합한 많은 장점을 가지고 있다. 즉,  $\text{ABX}_3$  구조의 유무기 하이브리드 페로브스카이트의 경우 밴드갭 조절이 용이한 장점으로 인해 조성에 따라 R/G/B 구현이 가능하다. 그리고  $\text{ABX}_3$  유무기 하이브리드 페로브스카이트는 높은 양자효율로 인해 낮은 구동전압과, 낮은 엑시톤 결합에너지와 높은 전하 이동도로 인해 빠른 광전류 반응속도를 가지며, 이로 인해 수광소자 형성 시 기존 실리콘 기반의 수광소자에 비해 우수한 물성 및 특성을 가진다. 또한, 용액 공정 및 기상 공정 등 공정의 유연성 및 저렴한 소재 단가와 저온 공정으로 인해 저가 소자 제작이 가능하다.

[0006] 이상과 같은 많은 장점을 가지고 있는 유무기 하이브리드 페로브스카이트는, 하지만 상의 불안정성으로 인해 패턴 형성이 어려운 단점이 있다.

[0007] 기존의 포토리소그래피를 통한 패터닝 방법을 유무기 하이브리드 페로브스카이트에 적용할 경우, 포토리소그래피 용매에서 페로브스카이트가 극도로 불안정해져 패턴 형성이 어려운 문제가 있다.

[0008] 또한, 기존의 건식식각 공정을 통한 패턴 형성 방법을 유무기 하이브리드 페로브스카이트에 적용할 경우, 플라즈마와 같은 고에너지의 소스에 노출되어 유무기 하이브리드 페로브스카이트 혹은 소자 형성에 필요한 레이어(적층구조)에 손상을 야기한다. 그로 인해, 패턴 형성의 어려움이 있으며, 실링 패턴이 형성되었다 해도 완성된 패턴에 구조적인 결함으로 인해 소자의 특성 저하가 발생할 수 있다.

[0009] 따라서, 해당분야의 연구 및 소자 응용이 태양전지에 치우쳐 있으며, 포토디텍터, LED 혹은 이미지 센서와 같이 고해상도의 패턴/어레이 형성이 필요한 소자의 형태는 상대적으로 연구 및 개발이 미비하다. 즉, 기존의 유무기 하이브리드 페로브스카이트의 경우 패턴이 아닌 대면적의 수광면적 확보가 필요한 태양전지 위주의 연구가 주를 이루었다. 또한, 포토디텍터, LED 혹은 이미지 센서와 같이 고해상도의 어레이를 형성한 연구는 보고된 바가 있으나, 소자를 구성하는 층(레이어)들 중 유무기 하이브리드 페로브스카이트 층만 패턴/어레이를 형성하여 소자의 상용성 및 영구성을 확보하지 못한 한계가 있다.

[0010] 이에 따라, 유무기 하이브리드 페로브스카이트 층 뿐만 아니라 소자형성에 필요한 하부전극, HTL(Hole Transport Layer), ETL(Electron Transport Layer), 상부전극이 전부 패턴/어레이의 형태로 적층된 소자의 형성이 필요하다.

[0011] 한편, 한국 공개특허공보 제10-2018-0043518호(특허문헌 1)에는 "페로브스카이트 패턴을 포함하는 광전 소자 및 그 형성 방법"이 개시되어 있는 바, 이에 따른 광전 소자의 형성 방법은, 기판 위에 하부 전극을 형성하는

단계; 상기 하부 전극 위에 전자 전송층을 형성하는 단계; 상기 전자 전송층 위에 유무기 하이브리드 페로브스카이트를 포함하는 페로브스카이트 패턴을 형성하는 단계; 상기 페로브스카이트 패턴 위에 정공 전송층을 형성하는 단계; 및 상기 정공 전송층 위에 상부 전극을 형성하는 단계를 포함하고, 상기 페로브스카이트 패턴을 형성하기 전에 상기 기판 위에 상기 전자 전송층을 노출시키는 자기조립층 패턴을 형성하는 단계를 더 포함하며, 상기 페로브스카이트 패턴은 상기 기판 위에 유무기 하이브리드 페로브스카이트 용액을 제공하여 스핀 코팅을 수행하는 것에 의해 형성되고, 상기 유무기 하이브리드 페로브스카이트 용액은 상기 유무기 하이브리드 페로브스카이트 또는 상기 유무기 하이브리드 페로브스카이트의 전구체를 유기 용매에 용해시키는 것에 의해 형성되는 것을 특징으로 한다.

[0012] 이상과 같은 특허문헌 1의 경우, 페로브스카이트 패턴이 간단한 공정으로 형성될 수 있고, 제조 비용이 절감될 수 있으며, 광전 소자는 유무기 하이브리드 페로브스카이트 패턴에 포함되는 할로겐 성분을 조절하여 무필터의 컬러 가변 광검출 장치를 구현할 수 있는 장점이 있기는 하나, 소자를 구성하는 층(레이어)들 중 유무기 하이브리드 페로브스카이트 층만 패턴/어레이를 형성하고 있어, 이 역시 소자의 상용성 및 영구성을 확보하기 어려운 문제점을 내포하고 있다.

### 선행기술문헌

#### 특허문헌

[0013] (특허문헌 0001) 한국 공개특허공보 제10-2018-0043518호(2018.04.30. 공개)

### 발명의 내용

#### 해결하려는 과제

[0014] 본 발명은 상기와 같은 사항을 종합적으로 감안하여 창출된 것으로서, 표면 개질 제어를 통한 어레이 형성 기술을 이용하여 바텀-업(Bottom-Up) 공정을 수행함으로써, 전공정 선택적 박막 증착 소자(All Selective Deposition Device)의 구현이 가능하고, 이를 통해 종래의 선택적 증착에 따른 각 층의 정렬을 위한 공정을 생략할 수 있으며, 소자의 특성을 향상시킬 수 있는 전공정 선택적 박막 증착 기술을 이용한 유무기 페로브스카이트 집적소자 제조방법을 제공함에 그 목적이 있다.

#### 과제의 해결 수단

[0016] 상기의 목적을 달성하기 위하여 본 발명에 따른 전공정 선택적 박막 증착 기술을 이용한 유무기 페로브스카이트 집적소자 제조방법은,

[0017] a) 상면에 전도성막이 형성되어 있는 기판 위에 포토레지스트층을 형성하고, 포토리소그래피 공정을 통해 포토레지스트층을 소정 패턴으로 형성하는 단계와;

[0018] b) 상기 소정 패턴의 포토레지스트층의 형성에 따라 상기 전도성막의 노출 부분을 식각 공정을 통해 식각하여 하부 전극 어레이 패턴을 형성하는 단계와;

[0019] c) 상기 하부 전극 어레이 패턴의 형성이 완료된 후, 상기 기판에 소수성의 물질을 증착함에 의해 상기 포토레지스트층이 없는 부분에만 소수성 물질이 코팅되어 인히비터(inhibitor)가 형성됨에 따라 선택적으로 기판 표면을 개질화 하는 단계와;

[0020] d) 상기 선택적으로 표면이 개질화된 기판 상의 상기 포토레지스트층을 제거한 후, 용액 공정 기반의 HTL 용액을 기판에 도포 및 증착하여 HTL(Hole Transport Layer) 어레이를 형성하는 단계와;

[0021] e) 상기 HTL 어레이가 형성된 기판에 유무기 하이브리드 페로브스카이트 전구체 용액 및 용액 공정을 적용하여 인히비터가 없는 HTL 어레이 부분에 유무기 하이브리드 페로브스카이트 어레이를 형성하는 단계와;

[0022] f) 상기 유무기 하이브리드 페로브스카이트 어레이의 형성이 완료된 기판 위에 ETL 물질을 용액 공정 또는 CVD 기법을 통해 증착하여 유무기 하이브리드 페로브스카이트 어레이 위에 ETL(Electron Transport Layer) 어레이를 형성하는 단계; 및

[0023] g) 상기 ETL 어레이의 형성이 완료된 후, 전도성 파티클을 용매에 녹인 용액을 상기 기판 상에 도포한 후 증착

하여 상기 ETL 어레이 위에 상부 전극을 형성하는 단계를 포함하는 점에 그 특징이 있다.

**발명의 효과**

[0025] 이와 같은 본 발명에 의하면, 표면 개질 제어를 통한 어레이 형성 기술을 이용하여 바텀-업(Bottom-Up) 공정을 수행함으로써, 전공정 선택적 박막 증착 소자(All Selective Deposition Device)를 구현할 수 있고, 이를 통해 종래의 선택적 증착에 따른 각 층의 정렬을 위한 공정을 생략할 수 있으며, 소자의 특성을 향상시킬 수 있는 장점이 있다.

**도면의 간단한 설명**

[0027] 도 1은 본 발명에 따른 전공정 선택적 박막 증착 기술을 이용한 유무기 페로브스카이트 집적소자 제조방법의 실행 과정을 나타낸 흐름도이다.

도 2는 본 발명에 따른 전공정 선택적 박막 증착 기술을 이용한 유무기 페로브스카이트 집적소자 제조방법에 따른 집적소자 제조 공정을 순차적으로 나타낸 도면이다.

도 3은 실험에 의한 PTAA 선택적 증착에 의해 완성된 소자 패턴에 대한 OM 및 FE-SEM 이미지를 나타낸 도면이다.

도 4는 PTAA + PVSK 선택적 2단 적층 구조에 대한 OM 및 FE-SEM 이미지를 나타낸 도면이다.

도 5는 실제 실험 적층 순서에 따라 제조된 PVSK 집적소자와 그에 대한 OM 및 FE-SEM 이미지를 나타낸 도면이다.

도 6은 도 5에서 제조된 PVSK 집적소자에 대한 OM 및 FE-SEM 이미지를 나타낸 도면이다.

**발명을 실시하기 위한 구체적인 내용**

[0028] 본 명세서 및 청구범위에 사용된 용어나 단어는 통상적이거나 사전적인 의미로 한정되어 해석되지 말아야 하며, 발명자는 그 자신의 발명을 가장 최선의 방법으로 설명하기 위해 용어의 개념을 적절하게 정의할 수 있다는 원칙에 입각하여 본 발명의 기술적 사상에 부합하는 의미와 개념으로 해석되어야 한다.

[0029] 명세서 전체에서, 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있다는 것을 의미한다. 또한, 명세서에 기재된 "...부", "...기", "모듈", "장치" 등의 용어는 적어도 하나의 기능이나 동작을 처리하는 단위를 의미하며, 이는 하드웨어나 소프트웨어 또는 하드웨어 및 소프트웨어의 결합으로 구현될 수 있다.

[0030] 이하 첨부된 도면을 참조하여 본 발명의 실시예를 상세히 설명한다.

[0031] 도 1 및 도 2는 본 발명의 실시예에 따른 전공정 선택적 박막 증착 기술을 이용한 유무기 페로브스카이트 집적소자 제조방법을 나타낸 것으로서, 도 1은 제조방법의 실행 과정을 나타낸 흐름도이고, 도 2는 집적소자 제조방법에 따른 집적소자 제조 공정을 순차적으로 나타낸 도면이다.

[0032] 도 1 및 도 2를 참조하면, 본 발명에 따른 전공정 선택적 박막 증착 기술을 이용한 유무기 페로브스카이트 집적소자 제조방법에 따라, 먼저 상면에 전도성막(220)이 형성되어 있는 기판(210) 위에 포토레지스트층(230)을 형성하고, 포토리소그래피 공정을 통해 포토레지스트층(230)을 소정 패턴으로 형성한다(단계 S101). 여기서, 상기 기판(210)으로는 유리 기판이 사용될 수 있고, 상기 전도성막(210)으로는 ITO, FTO, IZO와 같은 투명 전도성 기판(TCO)이 사용될 수 있다.

[0033] 포토레지스트층(230)을 소정 패턴으로 형성한 후, 그 소정 패턴의 포토레지스트층(230)의 형성에 따라 상기 전도성막(220)의 노출 부분을 식각 공정을 통해 식각하여 하부 전극 어레이 패턴(220a)을 형성한다(단계 S102). 이때, 식각 공정으로 RIE(Reactive Ion Etching)와 같은 건식 식각(dry etching) 또는 식각 용액(etchant)을 이용한 습식 식각(wet etching)을 사용할 수 있다.

[0034] 그리고 상기 하부 전극 어레이 패턴(220a)의 형성이 완료된 후, 상기 기판에 소수성의 물질을 증착함에 의해 상기 포토레지스트층(230)이 없는 부분에만 소수성 물질이 코팅되어 인히비터(inhibitor)(240)가 형성됨에 따라 선택적으로 기판 표면을 개질화 한다(단계 S103). 여기서, 표면 개질이란 기판 표면의 화학적 반응 혹은 결합을 통해 기판 표면을 원하는 특성으로 제어하는 것을 말한다. 이와 같은 표면 개질화를 위해, 산화물 기판의 알킬기를 가지는 알코올이나 카르복실산이 산화물 기판과 결합하여 표면을 소수성(疎水性)으로 만들어주는 작은 분

자 또는 SAM (Self-Assembled Monolayer; 자가 조립 단분자막)을 통한 표면 개질 제어 기법, 표면을 플라즈마 ( $O_2$  또는  $O_3$  등) 처리하여 개질 변화를 주는 플라즈마 기법 및 폴리머 (고분자)의 코팅에 의한 표면 개질 변화 기법 등이 사용될 수 있다. 본 실시예에서는 SAM(Self-Assembled Monolayer; 자가 조립 단분자막)을 통한 표면 개질 제어 기법을 적용한다.

[0035] 이렇게 하여 선택적 기판 표면 개질화가 완료된 후, 상기 선택적으로 표면이 개질화된 기판상의 상기 포토레지스트층(230)을 제거한 후, 용액 공정 기반의 HTL(Hole Transport Layer) 용액을 기판에 도포 및 증착하여 HTL 어레이(250)를 형성한다(단계 S104). 여기서, 이와 같은 HTL 어레이(250)의 형성은 PTAA 또는 P3HT와 같은 용액 공정 기반의 HTL을 준비된 기판에 도포하여 증착하고, SAM이 없는 산화물 기판 위에 HTL 용액이 도포되면, 이후 열처리하여 증착함으로써 이루어질 수 있다. 이때, PTAA, P3HT 용액은 해당 물질을 용매에 녹임으로써 사용 가능하다.

[0036] HTL 어레이(250)의 형성이 완료된 후, 상기 HTL 어레이(250)가 형성된 기판에 유무기 하이브리드 페로브스카이트(PVSK) 전구체 용액 및 용액 공정을 적용하여 인히비터(inhibitor)(240)가 없는 HTL 어레이(250) 부분에 유무기 하이브리드 페로브스카이트 어레이(260)를 형성한다(단계 S105). 여기서, 이와 같은 유무기 하이브리드 페로브스카이트 어레이(260)의 형성은 HTL 어레이(250)가 형성된 기판에 유무기 하이브리드 페로브스카이트 전구체 용액 및 공정을 적용하고, 인히비터(240)(구체적으로 SAM 분자막)가 있는 부분을 제외한 HTL 어레이 부분에만 해당 전구체 용액을 도포하여, 이를 결정화 및 열처리하여 하부전극(TCO)(220a)-HTL(250)-유무기 하이브리드 페로브스카이트(260)가 순차적으로 적층된 어레이 구조를 형성함으로써 이루어질 수 있다. 여기서, 표면 개질 변화를 통한 어레이 형성 기술(selective deposition)을 적용하는 경우에는 용액 혹은 기상 공정을 사용하는 대부분의  $ABX_3$  유무기 하이브리드 페로브스카이트에 적용 가능하다. 이때,  $ABX_3$  유무기 하이브리드 페로브스카이트의 A 사이트에 MA(methylammonium), FA(formamidinium), Cs, Rb 등의 원소, B 사이트에 Pb, Sn 등의 원소, X 사이트에 I, Br, Cl, F 등의 원소 비율을 조절한 전구체를 제작한다. 이때, 전구체 용액의 용매(solvent)로는 DMF(Dimethylformamide), NMP(N-Methyl-2-Pyrrolidone), DMSO(Dimethyl sulfoxide) 등의 극성 비양성자성 용매(polar aprotic solvent) 계열을 사용할 수 있다.

[0037] 또한, 유무기 하이브리드 페로브스카이트 어레이(박막)(260) 형성은 전구체 용액을 도포한 뒤, 반응매(anti-solution)로 결정화한 다음 열처리(어닐링) 단계를 거쳐 이루어질 수 있다. 이때, 전구체 용액은 스핀 코팅, 딥 코팅, 닥터블레이드, 스프레이 코팅 등 모든 코팅 방법으로 도포가 가능하다. 또한, 반응매(anti-solution)로는 클로로포름, 헥센, 사이클로헥센, 1,4-다이옥센, 벤젠, 톨루엔, 트리에틸아민, 클로로벤젠, 에틸아민, 디에틸 에테르, 에틸 아세테이트, 아세트산, 1,2-다이클로로벤젠, Tert-부틸알콜, 2-부탄올, 이소프로판올, 메틸에틸케톤 등이 사용될 수 있으며, 본 실시예에서는 디에틸 에테르에 1분간 침지시켜 결정화하였다. 열처리(어닐링) 단계에서는  $60^\circ\text{C}$ 에서 3분,  $100^\circ\text{C}$ 에서 10분 동안 열처리하였다. 이는 페로브스카이트 조성 및 실험 방법, 환경 등에 따라 변경될 수 있다.

[0038] 유무기 하이브리드 페로브스카이트 어레이(260)의 형성이 완료된 후, 그 페로브스카이트 어레이(260)의 형성이 완료된 기판 위에 ETL(Electron Transport Layer) 물질을 용액 공정 또는 CVD(Chemical Vapor Deposition) 기법을 통해 증착하여 유무기 하이브리드 페로브스카이트 어레이(260) 위에 ETL 어레이(270)를 형성한다(단계 S106). 여기서, 이와 같은 ETL 어레이(270)의 물질로는  $TiO_2$ , C60,  $SnO_2$ , PC60BM, ZnO 등이 사용될 수 있다. 여기서, 또한 ETL 어레이(270)를 형성함에 있어서, 전술한 바와 같이 ETL 물질을 용액 공정 또는 CVD 기법을 통해 증착하여 어레이를 형성할 수도 있지만,  $SnO_2$ , ZnO와 같은 산화물 나노 파티클(NPs)을 용매에 녹여 용액을 만들어 도포 한 후, 열처리를 통해 증착함으로써 어레이를 형성할 수도 있다. 이로써, 용액 공정이 가능해져 해당 ETL 물질을 선택적으로 증착할 수 있다. 즉, 어레이를 형성할 수 있다. 또한, SAM이 인히비터(inhibitor)로 작용하는 ETL 물질 혹은 기법을 탐색하여 대체함으로써, HTL, 유무기 하이브리드 페로브스카이트, ETL 어레이를 형성할 수도 있다. 그리고 웨도우 마스크를 정렬하여 ETL을 써멀 이베퍼레이터로 증착하여 어레이를 형성할 수도 있다.

[0039] 이상에 의해 하부전극(220a)/HTL 어레이(250)/유무기 하이브리드 페로브스카이트 어레이(260)/ETL 어레이(270)가 순차적으로 적층된 어레이가 완성된다.

[0040] 상기 ETL 어레이(270)의 형성이 완료된 후, 전도성 파티클을 용매에 녹인 용액을 상기 기판상에(즉, 하부전극(220a)/HTL 어레이(250)/유무기 하이브리드 페로브스카이트 어레이(260)/ETL 어레이(270)가 순차적으로 적층된 기판상)에 도포한 후 증착하여 상기 ETL 어레이(270) 위에 상부 전극(280)을 형성한다(단계 S107). 즉, 전도성



나노 파티클(NPs)을 용매에 녹인 용액을 만들어 도포한 후, 열처리함으로써 증착이 가능하다. 이로써 용액 공정이 가능하여 표면 개질 변화 기법을 이용한 어레이 형성이 가능하다. 또한, 어레이 형성의 다른 방식으로 새도우 마스크를 정렬하여 은(Ag), 금(Au)과 같은 금속 또는 나노 파티클 형태의 전도성 물질을 썬열 이베퍼레이터(thermal evaporator)로 증착하여 상부 전극(280) 어레이를 형성할 수도 있다.

[0041] 이로써, 하부전극(220a)/HTL 어레이(250)/유무기 하이브리드 페로브스카이트 어레이(260)/ETL 어레이(270)/상부 전극(280)이 순차적으로 적층된 유무기 하이브리드 페로브스카이트 어레이 소자의 제조가 완료된다.

[0042] 여기서, 이상과 같은 본 발명에 따른 전공정 선택적 박막 증착 기술을 이용한 유무기 페로브스카이트 집적소자 제조방법에 있어서, 상기 HTL 어레이(250), 유무기 하이브리드 페로브스카이트 어레이(260), ETL 어레이(270)는 그 적층 구조에 있어서, 도 2에 도시된 바와 같이, 아래로부터 HTL 어레이(250)/유무기 하이브리드 페로브스카이트 어레이(260)/ETL 어레이(270)의 적층 구조로(본 실시예에서 설명한 적층 구조로) 구성되는 것으로 한정되는 것은 아니며, 경우에 따라서는 아래로부터 ETL 어레이(270)/유무기 하이브리드 페로브스카이트 어레이(260)/HTL 어레이(250), ETL 어레이(270)/유무기 하이브리드 페로브스카이트 어레이(260), HTL 어레이(250)/유무기 하이브리드 페로브스카이트 어레이(260), 유무기 하이브리드 페로브스카이트 어레이(260)/ETL 어레이(270), 유무기 하이브리드 페로브스카이트 어레이(260)/HTL 어레이(250)의 적층 구조로 구성될 수도 있다.

[0043] 이하에서는 이상과 같은 본 발명에 따른 전공정 선택적 박막 증착 기술을 이용한 유무기 페로브스카이트 집적소자 제조방법과 관련하여, 본 발명의 발명자에 의해 수행된 실험 자료들에 대해 설명을 부가해 보기로 한다.

[0044] 도 3은 실험에 의한 PTAA 선택적 증착에 의해 완성된 소자 패턴에 대한 OM 및 FE-SEM 이미지를 나타낸 도면이다.

[0045] 도 3을 참조하면, 실험에 따라 먼저 투명 전도성 기판(예를 들면, ITO, FTO)에 포토리소그래피 공정을 통해 원하는 모양의 PR 패턴을 형성한다. 그런 후, 자가 조립 단분자막(Self-Assembled Monolayers, SAMs) 표면 처리를 수행한다. 이때, 인히비터(inhibitor)로 Trichloro(octadecyl)silane(이하, 'OTS'라 함)를 사용하였으며, 포토 공정을 통해 준비된 기판에 산소(O<sub>2</sub>) 플라즈마를 약 30분간 처리하여, OTS가 표면에 더 잘 붙도록 처리해 준다. 그런 다음, OTS를 핵산용액에 약 3mM 농도가 되도록 만든 용액에 해당 기판을 약 10분간 침지시켜 PR이 없는 곳에 OTS를 코팅한 후, 아세톤 또는 PR 스트리퍼를 이용하여 PR을 제거한다. 그런 후, PTAA 5mg/ Toluene 0.5ml/N-Methyl-2-pyrrolidone 0.5ml를 혼합하여 용액을 준비하고, SAMs 표면처리를 통해 선택적 증착이 준비된 기판에, 위에서 준비한 PTAA 용액을 4000rpm/25s로 스핀 코팅한다. 그런 후, 완성된 소자의 패턴을 OM 및 FE-SEM을 통해 관찰 및 분석한다. 도 3에서 (A)는 패턴 40×40 $\mu\text{m}^2$ , 갭 10 $\mu\text{m}$ 의 소자 패턴에 대한 OM 및 FE-SEM 이미지이고, (B)는 패턴 20×20 $\mu\text{m}^2$ , 갭 5 $\mu\text{m}$ 의 소자 패턴에 대한 FE-SEM 이미지이며, (C)는 패턴 10×10 $\mu\text{m}^2$ , 갭 5 $\mu\text{m}$ 의 소자 패턴에 대한 FE-SEM 이미지이다.

[0046] 도 4는 PTAA + PVSK 선택적 2단 적층 구조에 대한 OM 및 FE-SEM 이미지를 나타낸 도면이다.

[0047] 도 4를 참조하면, 이는 전술한 도 3의 실험에 의해 PTAA 선택적 증착이 된 기판에 MAI 0.2g, PbI<sub>2</sub> 0.58g, NMP 0.51ml, DMP 0.45ml를 혼합한 용액을 4000rpm/25s로 스핀 코팅한 후, 에테르 용액에 2분간 침지시켜 결정화시키고 약 100℃에서 3분간 열처리한다. 그런 후, 완성된 PTAA-PVSK 2단 적층 어레이를 OM 및 FE-SEM을 통해 분석한다. 도 4에서 좌측 이미지는 40×40 $\mu\text{m}^2$ , 갭 10 $\mu\text{m}$ 의 소자 패턴에 대한 OM 및 FE-SEM 이미지이고, 가운데 이미지는 20×20 $\mu\text{m}^2$ , 갭 5 $\mu\text{m}$ 의 소자 패턴에 대한 OM 및 FE-SEM 이미지이며, 우측 이미지는 10×10 $\mu\text{m}^2$ , 갭 5 $\mu\text{m}$ 의 소자 패턴에 대한 OM 및 FE-SEM 이미지이다.

[0048] 도 5는 실제 실험 적층 순서에 따라 제조된 PVSK 집적소자와 그에 대한 OM 및 FE-SEM 이미지를 나타낸 도면이다.

[0049] 도 5의 (A)를 참조하면, 실험에 따라 먼저 투명 전도성 막(예를 들면, ITO, FTO 등)(520)이 형성된 기판(510)에 포토리소그래피 공정을 통해 원하는 모양의 PR 패턴(미도시)을 형성시킨다.

[0050] 그런 후, 자가 조립 단분자막(Self-Assembled Monolayers, SAMs) 표면 처리를 수행한다. 이때, 인히비터(inhibitor)로 Trichloro(octadecyl)silane(이하, 'OTS'라 함)를 사용하였으며, 포토 공정을 통해 준비된 기판에 산소(O<sub>2</sub>) 플라즈마를 약 30분간 처리하여, OTS가 표면에 더 잘 붙도록 처리해 준다. 그런 다음, OTS를 핵산 용액에 약 3mM 농도가 되도록 만든 용액에 해당 기판을 약 10분간 침지시켜 PR이 없는 곳에 OTS를 코팅한 후,

아세트론 또는 PR 스트리퍼를 이용하여 PR을 제거한다. 그런 후, 유무기 하이브리드 페로브스카이트(530)를 증착/코팅한다. 이때, MAI 0.2g, PbI<sub>2</sub> 0.58g, NMP 0.51ml, DMP 0.45ml를 혼합한 용액을 4000rpm/25s로 스핀 코팅한 후, 에테르 용액에 2분간 침지시켜 결정화시키고 약 100°C에서 3분간 열처리한다. 이후, PCBM(540)/AZO(550) 용액을 준비한다. 이때, "phenyl-C61-butyrlic acid methyl ester"를 클로로벤젠(chlorobenzene)에 50mg/ml 농도가 되도록 녹인 후, 하루 동안 혼합한다. 그리고 알루미늄이 도핑된 산화아연 나노입자(Al-doped ZnO nanoparticles)를 IPA(isopropyl antipyrine)에 분산시킨다. 그런 다음, 위에서 준비된 PCBM(540) 용액을 1000rpm/30s로 도포한 뒤, AZO(550) 용액을 4000rpm/30s로 도포하고 80°C에서 30분 간 열처리 해준다. 이후, ALD 공정을 통해 SnO<sub>x</sub>(예를 들면, SnO<sub>2</sub>)(560)를 증착한다. 이때, Ar 6s → TDMA<sub>sn</sub> 0.2s → Ar 6s → H<sub>2</sub>O 0.2s로 레시피를 설정하고 200 사이클(cycle)로 SnO<sub>x</sub>(예를 들면, SnO<sub>2</sub>)를 증착한다.

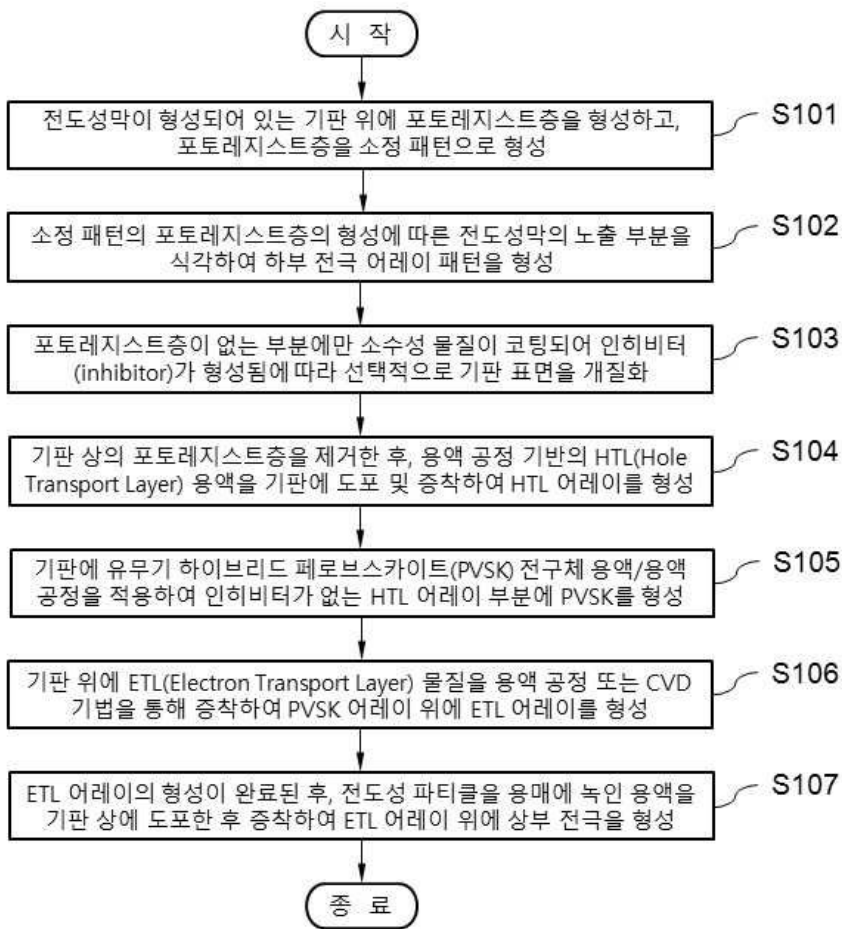
- [0051] 도 5의 (B) 및 도 6은 이상에 의해 제조된 PVSK 집적소자에 대한 OM 및 FE-SEM 이미지를 나타낸 것으로서, 도 5의 (B)는 100×100 $\mu\text{m}^2$ , 갭 10 $\mu\text{m}$ 의 소자 패턴에 대한 OM 및 FE-SEM 이미지이고, 도 6의 좌측 이미지는 40×40 $\mu\text{m}^2$ , 갭 10 $\mu\text{m}$ 의 소자 패턴에 대한 OM 및 FE-SEM 이미지이며, 가운데 이미지는 20×20 $\mu\text{m}^2$ , 갭 5 $\mu\text{m}$ 의 소자 패턴에 대한 OM 및 FE-SEM 이미지이고, 우측 이미지는 10×10 $\mu\text{m}^2$ , 갭 5 $\mu\text{m}$ 의 소자 패턴에 대한 OM 및 FE-SEM 이미지이다.
- [0052] 이상의 도 3 내지 도 6과 같이, 기관의 광학현미경 이미지를 통해 페로브스카이트가 표면에 증착된 것을 거시적으로 확인할 수 있다. 또한, 페로브스카이트의 구조를 과학적으로 증명(확인)하기 위해 전자현미경 이미지를 촬영하였으며, 이를 통해 SAM 처리가 안 된 기관 부분에만 각 층이 존재하는 것을 확인할 수 있다.
- [0054] 이상의 설명과 같이, 본 발명에 따른 전공정 선택적 박막 증착 기술을 이용한 유무기 페로브스카이트 집적소자 제조방법은, 표면 개질 제어를 통한 어레이 형성 기술을 이용하여 바텀-업(Bottom-Up) 공정을 수행함으로써, 전공정 선택적 박막 증착 소자(All Selective Deposition Device)를 구현할 수 있고, 이를 통해 종래의 선택적 증착에 따른 각 층의 정렬을 위한 공정을 생략할 수 있으며, 소자의 특성을 향상시킬 수 있는 장점이 있다.
- [0055] 또한, SAM(Self-Assembled Monolayer; 자가 조립 단분자막)을 통한 표면 개질 제어 기법을 적용함으로써, 산화물 기관뿐만 아니라 금속기관, 혹은 고분자 기관 등 다양한 기관에 적용이 가능하며 표면의 개질제어를 다양한 기능화 그룹을 이용하여 설계할 수 있는 장점이 있다.
- [0056] 그리고 그 결과, 기관 선택의 다양성 및 SAM 분자의 기능화 그룹과 바디체인의 길이 등 다양한 부분을 설계할 수 있어 공정의 유연성 및 다양성을 확보할 수 있는 장점이 있다.
- [0057] 또한, 본 발명에서 채용하고 있는 표면개질제어 기법을 이용한 어레이 형성 기술은, 용액공정 혹은 기상공정을 통해 형성되는 대부분의 유무기 하이브리드 페로브스카이트에 적용 가능한 장점이 있다.
- [0058] 이상, 바람직한 실시예를 통하여 본 발명에 관하여 상세히 설명하였으나, 본 발명은 이에 한정되는 것은 아니며, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 다양하게 변경, 응용될 수 있음은 당해 기술분야의 통상의 기술자에게 자명하다. 따라서, 본 발명의 진정한 보호 범위는 다음의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술적 사상은 본 발명의 권리 범위에 포함되는 것으로 해석되어야 할 것이다.

### 부호의 설명

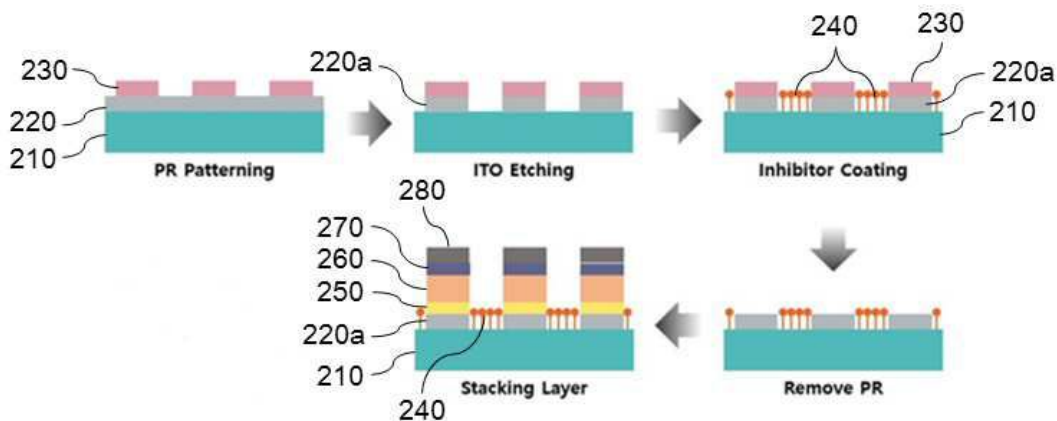
- [0059] 210: 기관   220: 전도성막
- 220a: 하부전극 어레이 패턴                 230: 포토레지스트층
- 240: 인히비터(inhibitor)                     250: HTL 어레이
- 260: 유무기 하이브리드 페로브스카이트 어레이
- 270: ETL 어레이                                 280: 상부 전극
- 510: 기관   520: 투명 전도성 막
- 530: 유무기 하이브리드 페로브스카이트     540: PCBM
- 550: AZO   560: SnO<sub>x</sub>

도면

도면1

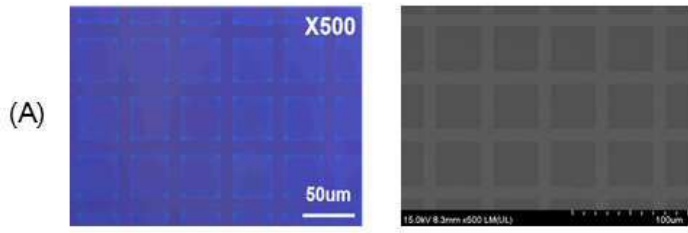


도면2

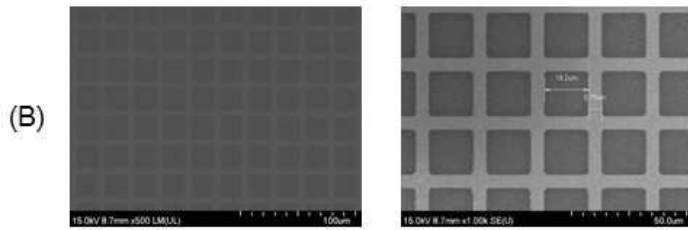


도면3

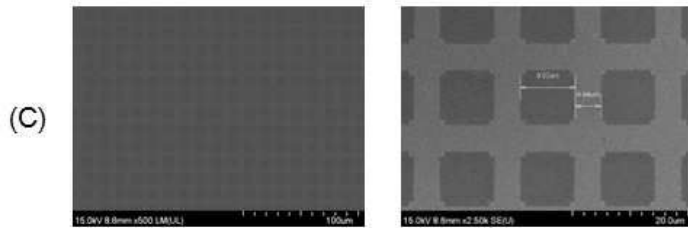
Pattern 40x40 $\mu\text{m}^2$ , Gap 10 $\mu\text{m}$  / OM & FE-SEM image



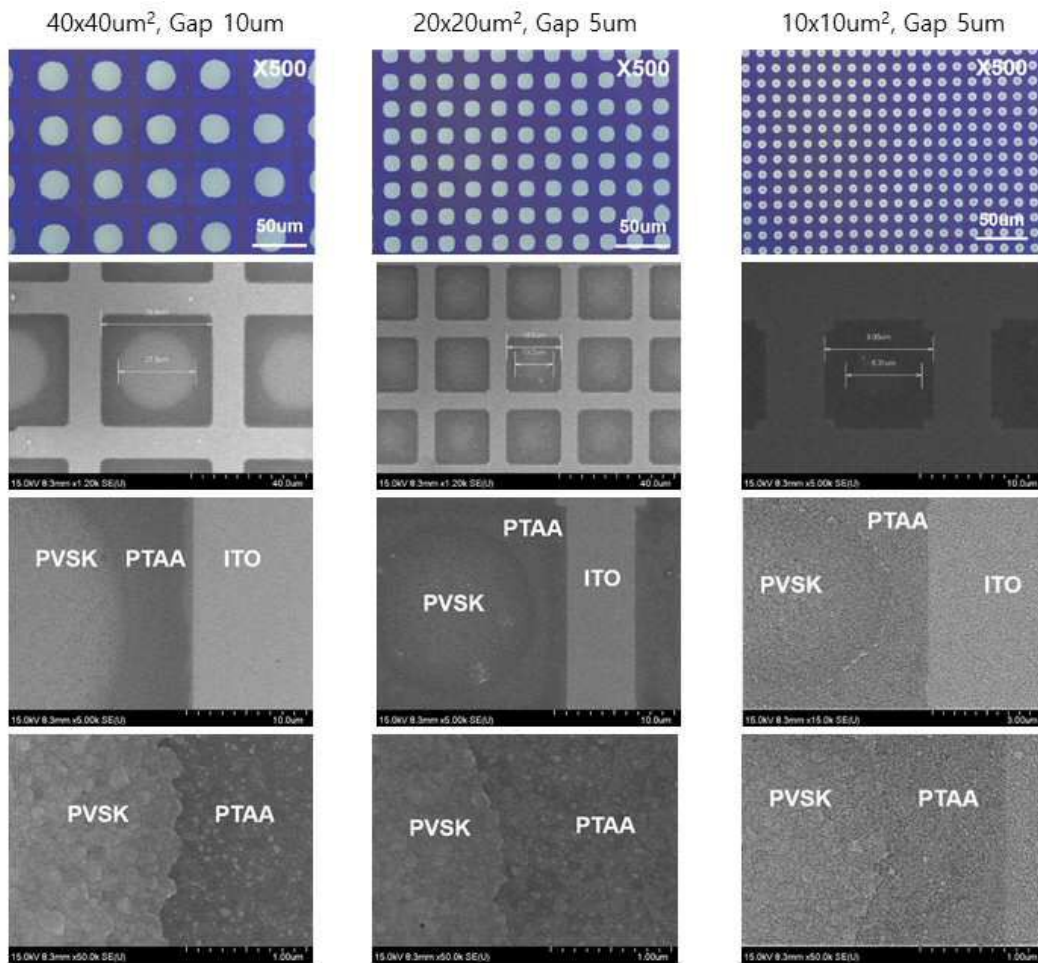
Pattern 20x20 $\mu\text{m}^2$ , Gap 5 $\mu\text{m}$  / FE-SEM image



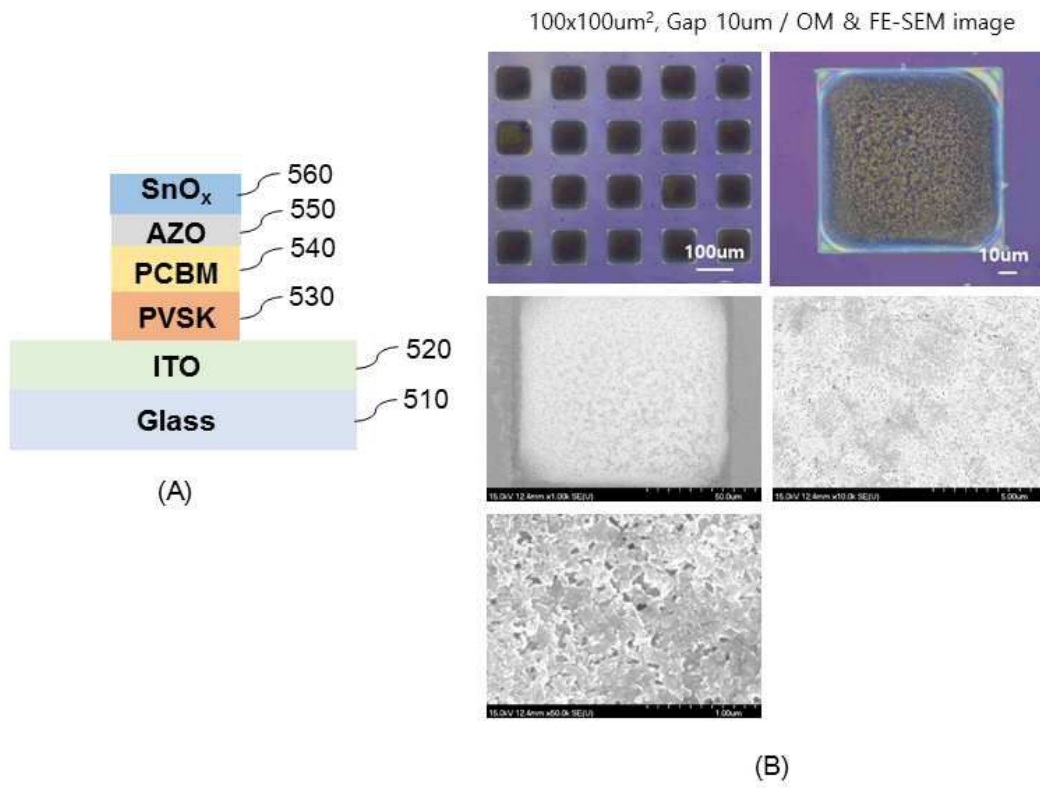
Pattern 10x10 $\mu\text{m}^2$ , Gap 5 $\mu\text{m}$  / FE-SEM image



도면4



도면5



도면6

